

数据手册

Datasheet

APM32F051x6x8

基于 Arm[®] Cortex[®]-M0+内核的 32 位微控制器

版本：V1.9

1 产品特性

■ 系统与架构

- 32 位 Arm® Cortex®-M0+内核
- 最高 48MHz 工作频率

■ 存储器

- 闪存: 32~64KB
- SRAM: 8KB

■ 时钟

- 4~32MHz 晶体振荡器
- 带校准的 32KHz RTC 振荡器
 - 内部 40 KHz RC 振荡器
 - 内部 8MHz RC 振荡器
- PLL 支持 6 倍频

■ 复位与电源管理

- 数字及 I/O 供电电压: $V_{DD}=2.0\sim3.6V$
- 模拟供电电压: $V_{DDA}=V_{DD}\sim3.6V$
- 上电/掉电复位 (POR/PDR)
- 支持可编程电压检测器(PVD)
 - 支持外部电池 V_{BAT} 为 RTC 及备份寄存器供电: $V_{BAT}=1.65\sim3.6V$

■ 低功耗模式

- 睡眠、停机、待机

■ 高达 55 个快速 I/O 引脚

- 支持所有可映射的外部中断向量
- 最多 36 个 I/Os 具有 5V 容错能力

■ 5 通道 DMA 控制器

■ 模拟外设

- 1 个 12 位 ADC, 最多支持 16 个外部通道, 转换范围: $0\sim3.6V$, 独立模拟电源输入: $2.4\sim3.6V$
- 1 个 12 位 DAC
- 2 个可编程模拟比较器
- 多达 18 个电容感应通道支持触摸, 线性和旋转触摸传感器

■ 定时器

- 1 个可提供最多 7 通道 PWM 输出的 16 位的高级控制定时器, 支持死区生成和刹车输入功能
- 1 个 32 位和 5 个 16 位通用定时器, 每个定时器最多有 4 个独立通道用于输入捕获/输出比较、PWM 互补, 用于红外控制解码或 DAC 控制。
- 1 个 16 位基本定时器
- 1 个独立看门狗和 1 个系统窗口看门狗定时器
- 1 个系统滴答定时器

■ RTC

- 支持日历功能
- 可从停机/待机模式下报警和定期唤醒

■ 通信接口

- 2 个 I2C 接口, 其中 1 个支持超快速 (1Mbit/s), 支持 SMBus/PMBus 和唤醒
- 2 个 USART 接口, 全部支持主同步 SPI 和调制解调器控制, 其中一个支持 ISO7816, LIN, IrDA 接口, 自动波特率检测和唤醒
- 2 个 SPI (18Mbit/s), 其中一个支持 I2S 接口复用
- 1 个 HDMI CEC 接口, 在首次接收上唤醒

■ CRC 计算单元

■ 串行线调试(SWD)

■ 96 位唯一 UID

目 录

1	产品特性	1
2	产品信息	5
3	引脚信息	6
3.1	引脚分布	6
3.2	引脚功能描述	9
4	功能描述	17
4.1	系统框图	18
4.2	内核	19
4.3	存储器	19
4.4	存储映射	19
4.5	电源管理	21
4.5.1	供电方案	21
4.5.2	电压调压器	21
4.5.3	电源监控器	22
4.6	时钟树	23
4.7	时钟和启动	24
4.8	实时时钟（RTC）	24
4.9	启动模式	24
4.10	CRC 计算单元	24
4.11	中断控制器	25
4.11.1	嵌套向量中断控制器(NVIC)	25
4.11.2	外部中断/事件控制器(EINT)	25
4.12	DMA	25
4.13	定时器	25
4.14	系统滴答定时器	27
4.15	通信接口	27
4.15.1	I2C 总线	27
4.15.2	通用同步/异步收发器(USART)	27
4.15.3	串行外设接口 SPI/I2S 总线	27
4.16	通用输入输出接口(GPIO)	28
4.17	模拟外设	28
4.17.1	ADC（模拟/数字转换器）	28

4.17.2 内部参考电压 (V_{REFINT}).....	28
4.17.3 V_{BAT} 监控器	28
4.17.4 DAC(数字/模拟转换器)	28
4.17.5 比较器(COMP).....	28
4.17.6 触摸传感控制器 (TSC)	28
4.18 串行线调试端口 (SW-DP)	30
5 电气特性	31
5.1 测试条件	31
5.1.1 最大值和最小值	31
5.1.2 典型值	31
5.1.3 典型曲线	31
5.1.4 电源方案	31
5.1.5 负载电容	32
5.2 绝对最大额定值	32
5.2.1 最大额定电压特性	33
5.2.2 最大额定电流特性	33
5.2.3 最大静电特性	34
5.2.4 静态栓锁	34
5.2.5 最大温度特性	34
5.3 通用工作条件下的测试.....	34
5.3.1 上电/掉电特性	35
5.3.2 内嵌复位和电源控制模块特性测试	35
5.3.3 内置参考电压特性测试.....	36
5.3.4 功耗	36
5.3.5 外部时钟源特性	41
5.3.6 内部时钟源特性	41
5.3.7 低功耗模式唤醒时间	42
5.3.8 PLL 特性	42
5.3.9 存储器特性.....	43
5.3.10 I/O 端口特性.....	43
5.3.11 NRST 引脚特性	45
5.3.12 通信接口	45
5.3.13 12 位 ADC 特性	48
5.3.14 DAC 特性	48

5.3.15 比较器 (COMP)	49
6 封装信息	51
6.1 LQFP64 封装信息	51
6.2 LQFP48 封装信息	54
6.3 LQFP32 封装信息	57
6.4 QFN48 封装信息	59
6.5 QFN32 封装信息	62
7 订货信息	64
8 包装信息	66
8.1 带状包装	66
8.2 托盘包装	68
9 常用功能模块命名	71
10 版本历史	72

2 产品信息

具体 APM32F051x6x8 产品功能和外设配置请参阅下表。

表格 1 APM32F051x6x8 系列芯片功能和外设

产品		APM32F051xx									
型号		K6	K8	C6	C8	K6	K8	C6	C8	R6	R8
封装		QFN32		QFN48		LQFP32		LQFP48		LQFP64	
内核及最大工作频率		Arm® 32-bit Cortex®-M0+@48MHz									
工作电压		2.0~3.6V									
闪存(KB)		32	64	32	64	32	64	32	64	32	64
SRAM(KB)		8									
定时器	16 位通用	5									
	32 位通用	1									
	16 位高级	1									
	16 位基本	1									
	系统滴答定时器	1									
	看门狗	2									
实时时钟		1									
通信接口	USART	2									
	SPI/I2S	1 ⁽¹⁾ /1			2/1	1 ⁽¹⁾ /1			2/1		
	I2C	1 ⁽²⁾			2	1 ⁽²⁾			2		
12 位 ADC	单元	1									
	外部通道	10								16	
	内部通道	2									
12 位 DAC	单元	1									
	通道	1									
GPIOs		27		39		25		39		55	
模拟比较器		2									
工作温度		环境温度：-40℃至 85℃/-40℃至 105℃ 结温度：-40℃至 105℃/-40℃至 125℃									

注:

(1) SPI2 不存在。

(2) I2C2 不存在。

3 引脚信息

3.1 引脚分布

图 1 APM32F051x6x8 系列 LQFP64 引脚分布图

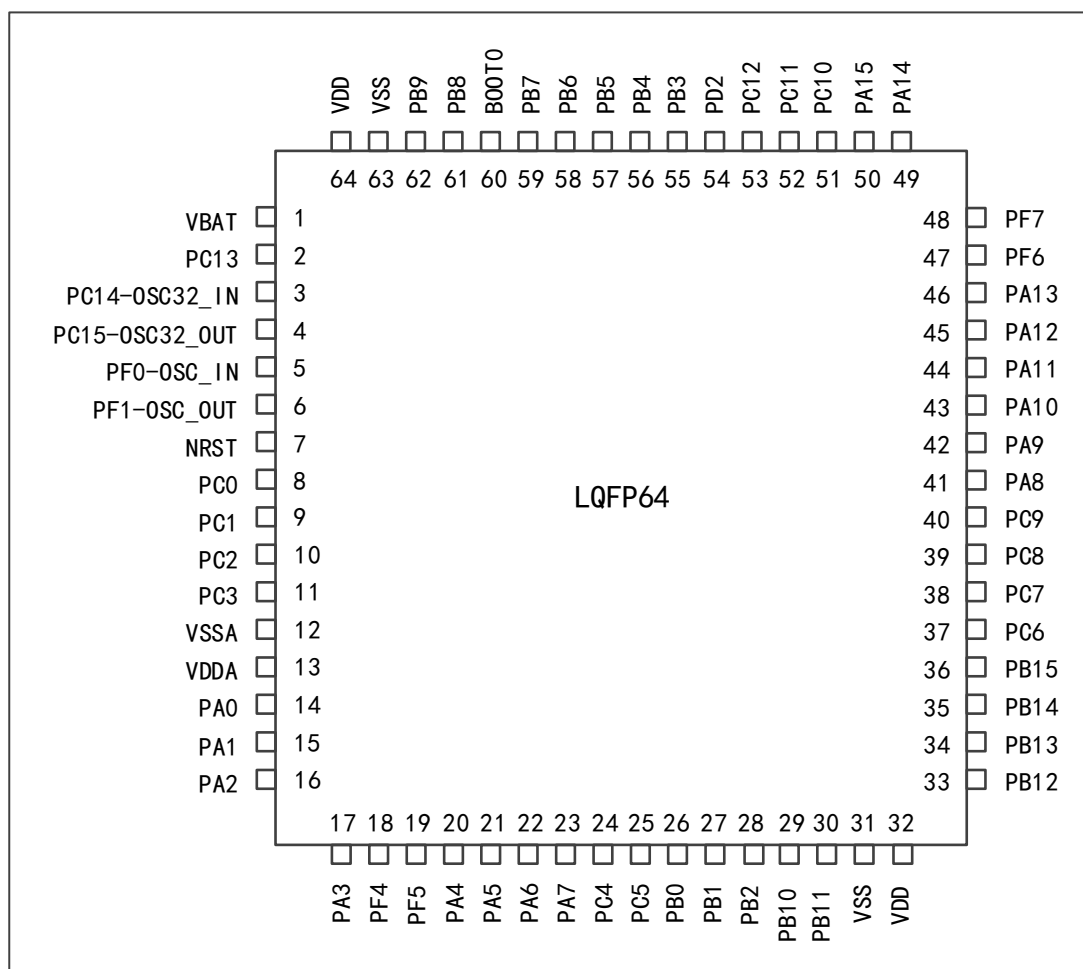


图 2 APM32F051x6x8 系列 LQFP48 引脚分布图

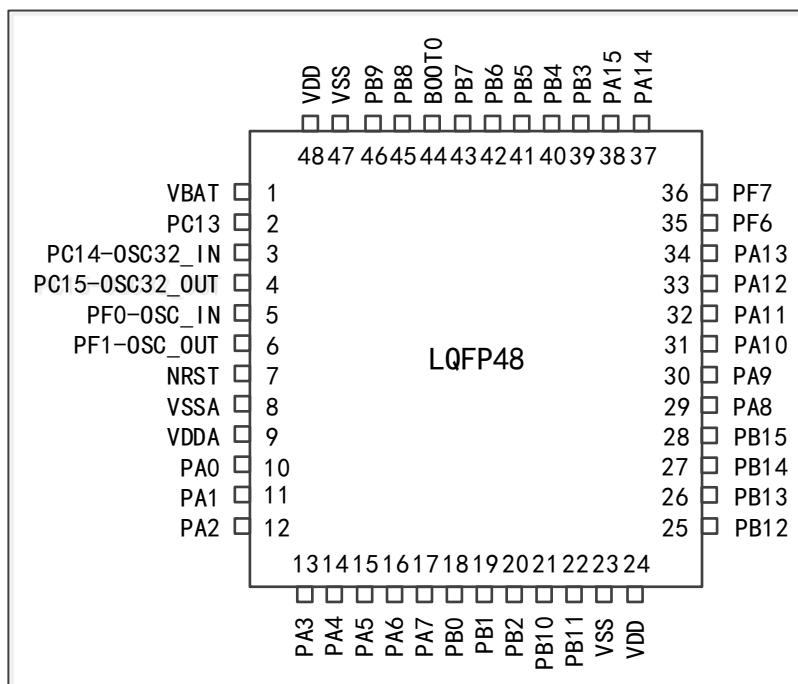


图 3 APM32F051x6x8 系列 LQFP32 引脚分布图

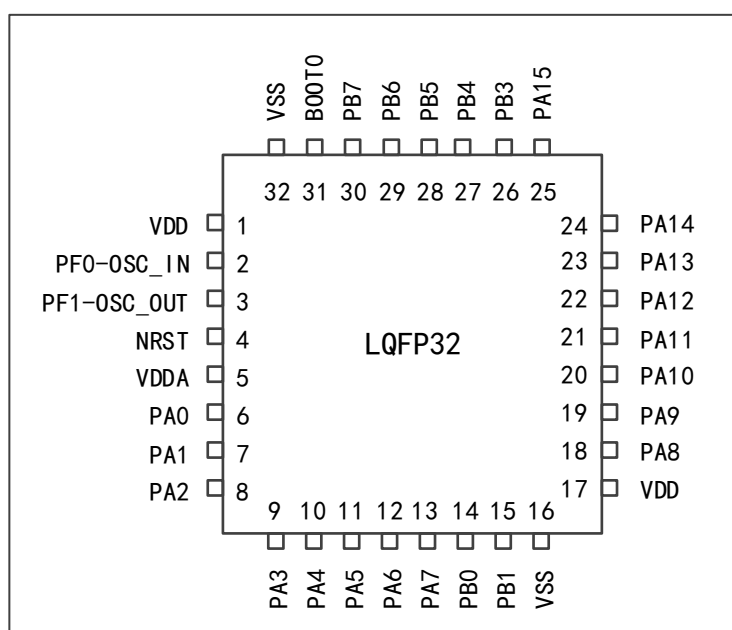


图 4 APM32F051x6x8 系列 QFN48 引脚分布图

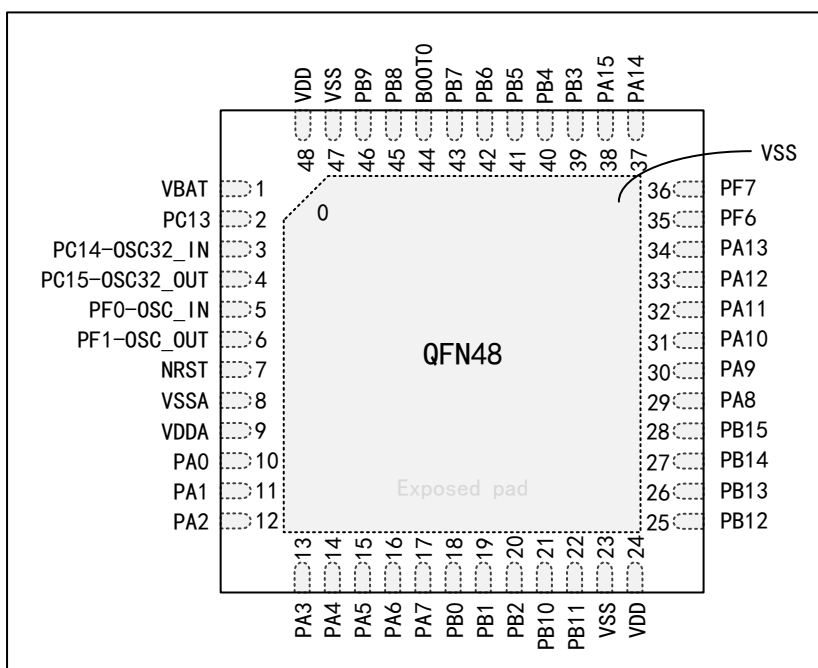
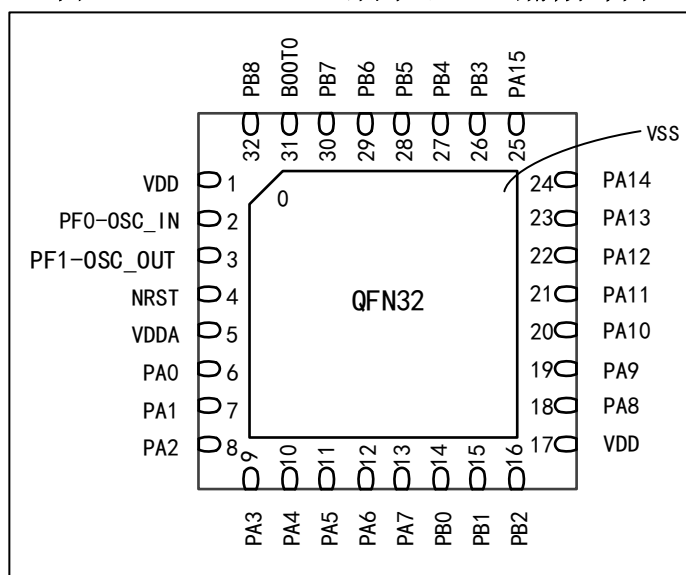


图 5 APM32F051x6x8 系列 QFN32 引脚分布图



3.2 引脚功能描述

引脚名称：复位期间和复位后的引脚功能与实际引脚名称相同（引脚名称下方的括号中有标注除外）。

表格 2 输出引脚表中使用的图例/缩写

名称	缩写	定义
引脚类型	S	电源引脚
	I	仅输入引脚
	I/O	I/O 引脚
I/O 结构	TC	标准 3.3V I/O
	TTa	3.3 V 标准的 I/O 直接连接到 ADC
	FT	5V 容忍 I/O
	FTf	5 V 容忍 I/O, FM+功能（超快速 I2C I/O）
	B	专属 BOOT0 引脚
	RST	内置弱上拉电阻的双向复位引脚
复用功能	由 GPIOx_AFR 寄存器控制的功能；配置 GPIOx_AFR 寄存器启动对应的功能	
附加功能	由外设寄存器直接控制的功能；配置外设寄存器启动对应的功能	

注：复位期间和复位后，所有 I/O 都设置为浮动输入（有注释标注除外）。

表格 3 APM32F051x6x8 引脚功能描述

引脚名称 (复位后的功能)	引脚编码				引脚 类型	I/O 结构	注释	引脚功能	
	LQFP 64	LQFP48 /QFN48	LQFP 32	QFN 32				复用功能	附加功能
V _{BAT}	1	1	-	-	S	-	-	备份电源	
PC13	2	2	-	-	I/O	TC	(1)	-	RTC_TAMP1, RTC_TS, RTC_OUT, WKUP2
PC14-OSC32_IN (PC14)	3	3	-	-	I/O	TC	(1)	-	OSC32_IN
PC15-OSC32_OUT (PC15)	4	4	-	-	I/O	TC	(1)	-	OSC32_OUT
PF0-OSC_IN (PF0)	5	5	2	2	I/O	FT	-		OSC_IN
PF1-OSC_OUT (PF1)	6	6	3	3	I/O	FT	-	-	OSC_OUT
NRST	7	7	4	4	I/O	RST	-	芯片复位输入/内部复位输出 (低电平有效)	
PC0	8	-	-	-	I/O	Tta	-	EVENTOUT	ADC_IN10
PC1	9	-	-	-	I/O	Tta	-	EVENTOUT,	ADC_IN11
PC2	10	-	-	-	I/O	Tta	-	EVENTOUT	ADC_IN12
PC3	11	-	-	-	I/O	Tta	-	EVENTOUT	ADC_IN13
V _{SSA}	12	8	-	0	S	-	-	模拟地	
V _{DDA}	13	9	5	5	S	-	-	模拟电源	
PA0	14	10	6	6	I/O	Tta	-	USART2_CTS, TMR2_CH1_ETR, COMP1_OUT, TSC_G1_IO1	ADC_IN0, COMP1_INM6, RTC_TAMP2, WKUP1
PA1	15	11	7	7	I/O	Tta	-	USART2_RTS, TMR2_CH2, TSC_G1_IO2, EVENTOUT	ADC_IN1, COMP1_INP
PA2	16	12	8	8	I/O	Tta	-	USART2_TX, TMR2_CH3, TMR15_CH1, COMP2_OUT, TSC_G1_IO3	ADC_IN2, COMP2_INM6
PA3	17	13	9	9	I/O	Tta	-	USART2_RX, TMR2_CH4, TMR15_CH2, TSC_G1_IO4	ADC_IN3, COMP2_INP

引脚名称 (复位后的功能)	引脚编码				引脚 类型	I/O 结构	注释	引脚功能	
	LQFP 64	LQFP48 /QFN48	LQFP 32	QFN 32				复用功能	附加功能
PF4	18	-	-	-	I/O	FT	-	EVENTOUT	-
PF5	19	-	-	-	I/O	FT	-	EVENTOUT	-
PA4	20	14	10	10	I/O	Tta	-	SPI1_NSS, I2S1_WS, USART2_CK, TMR14_CH1, TSC_G2_IO1	ADC_IN4, COMP1_INM4, COMP2_INM4, DAC_OUT1
PA5	21	15	11	11	I/O	Tta	-	SPI1_SCK, I2S1_CK, CEC, TMR2_CH1_ETR, TSC_G2_IO2	ADC_IN5, COMP1_INM5, COMP2_INM5
PA6	22	16	12	12	I/O	Tta	-	SPI1_MISO, I2S1_MCK, TMR3_CH1, TMR1_BKIN, TMR16_CH1, COMP1_OUT, TSC_G2_IO3, EVENTOUT	ADC_IN6
PA7	23	17	13	13	I/O	Tta	-	SPI1_MOSI, I2S1_SD, TMR3_CH2, TMR14_CH1, TMR1_CH1N, TMR17_CH1, COMP2_OUT, TSC_G2_IO4, EVENTOUT	ADC_IN7
PC4	24	-	-	-	I/O	Tta	-	EVENTOUT	ADC_IN14
PC5	25	-	-	-	I/O	Tta	-	TSC_G3_IO1	ADC_IN15
PB0	26	18	14	14	I/O	Tta	-	TMR3_CH3, TMR1_CH2N, TSC_G3_IO2, EVENTOUT	ADC_IN8
PB1	27	19	15	15	I/O	Tta	-	TMR3_CH4, TMR14_CH1, TMR1_CH3N, TSC_G3_IO3	ADC_IN9

引脚名称 (复位后的功能)	引脚编码				引脚 类型	I/O 结构	注释	引脚功能	
	LQFP 64	LQFP48 /QFN48	LQFP 32	QFN 32				复用功能	附加功能
PB2	28	20	-	16	I/O	FT	-	TSC_G3_IO4	-
PB10	29	21	-	-	I/O	FT	-	I2C2_SCL, CEC, TMR2_CH3, TSC_SYNC	-
PB11	30	22	-	-	I/O	FT	-	I2C2_SDA, TMR2_CH4, TSC_G6_IO1, EVENTOUT	-
V _{SS}	31	23	16	0	S	-	-	地	
V _{DD}	32	24	17	17	S	-	-	数字电源	
PB12	33	25	-	-	I/O	FT	-	SPI2_NSS, TMR1_BKIN, TSC_G6_IO2, EVENTOUT	-
PB13	34	26	-	-	I/O	FT	-	SPI2_SCK, TMR1_CH1N TSC_G6_IO3	-
PB14	35	27	-	-	I/O	FT	-	SPI2_MISO, TMR1_CH2N, TMR15_CH1, TSC_G6_IO4	-
PB15	36	28	-	-	I/O	FT	-	SPI2_MOSI, TMR1_CH3N, TMR15_CH1N, TMR15_CH2	RTC_REFIN
PC6	37	-	-	-	I/O	FT	-	TMR3_CH1	-
PC7	38	-	-	-	I/O	FT	-	TMR3_CH2	-
PC8	39	-	-	-	I/O	FT	-	TMR3_CH3	-
PC9	40	-	-	-	I/O	FT	-	TMR3_CH4	-
PA8	41	29	18	18	I/O	FT	-	USART1_CK, TMR1_CH1, EVENTOUT, MCO	-
PA9	42	30	19	19	I/O	FT	-	USART1_TX, TMR1_CH2, TMR15_BKIN, TSC_G4_IO1	-

引脚名称 (复位后的功能)	引脚编码				引脚 类型	I/O 结构	注释	引脚功能	
	LQFP 64	LQFP48 /QFN48	LQFP 32	QFN 32				复用功能	附加功能
PA10	43	31	20	20	I/O	FT	-	USART1_RX, TMR1_CH3, TMR17_BKIN, TSC_G4_IO2	-
PA11	44	32	21	21	I/O	FT	-	USART1_CTS, TMR1_CH4, COMP1_OUT, TSC_G4_IO3, EVENTOUT	-
PA12	45	33	22	22	I/O	FT	-	USART1_RTS, TMR1_ETR, COMP2_OUT, TSC_G4_IO4, EVENTOUT	-
PA13 (SWDIO)	46	34	23	23	I/O	FT	(2)	IR_OUT, SWDIO	-
PF6	47	35	-	-	I/O	FT	-	I2C2_SCL	-
PF7	48	36	-	-	I/O	FT	-	I2C2_SDA	-
PA14 (SWCLK)	49	37	24	24	I/O	FT	(2)	USART2_TX, SWCLK	-
PA15	50	38	25	25	I/O	FT	-	SPI1_NSS, I2S1_WS, USART2_RX, TMR2_CH1_ETR, EVENTOUT	-
PC10	51	-	-	-	I/O	FT	-	-	-
PC11	52	-	-	-	I/O	FT	-	-	-
PC12	53	-	-	-	I/O	FT	-	-	-
PD2	54	-	-	-	I/O	FT	-	TMR3_ETR	-
PB3	55	39	26	26	I/O	FT	-	SPI1_SCK, I2S1_CK, TMR2_CH2, TSC_G5_IO1, EVENTOUT	-
PB4	56	40	27	27	I/O	FT	-	SPI1_MISO, I2S1_MCK, TMR3_CH1, TSC_G5_IO2, EVENTOUT	-

引脚名称 (复位后的功能)	引脚编码				引脚 类型	I/O 结构	注释	引脚功能	
	LQFP 64	LQFP48 /QFN48	LQFP 32	QFN 32				复用功能	附加功能
PB5	57	41	28	28	I/O	FT	-	SPI1_MOSI, I2S1_SD, I2C1_SMBA, TMR16_BKIN, TMR3_CH2	
PB6	58	42	29	29	I/O	FTf	-	I2C1_SCL, USART1_TX, TMR16_CH1N, TSC_G5_IO3	-
PB7	59	43	30	30	I/O	FTf	-	I2C1_SDA, USART1_RX, TMR17_CH1N, TSC_G5_IO4	-
BOOT0	60	44	31	31	I	B	-	启动选择	
PB8	61	45	-	32	I/O	FTf	-	I2C1_SCL, CEC, TMR16_CH1, TSC_SYNC	-
PB9	62	46	-	-	I/O	FTf	-	I2C1_SDA, IR_OUT, TMR17_CH1, EVENTOUT	-
V _{SS}	63	47/0	32	0	S	-	-	地	
V _{DD}	64	48	1	1	S	-	-	数字电源	

注:

- (1) PC13、PC14 和 PC15 通过电源开关供电。由于开关仅吸收有限的电流(3 毫安)，因此在输出模式下 GPIO 的 PC13 至 PC15 的使用受到限制：大负载为 30 pF 时，速度不应超过 2MHz；不用作电流源 (例如驱动发光二极管)。
- (2) 复位后，这些引脚配置为 SWDIO 和 SWCLK 复用功能，SWDIO 引脚的内部上拉和 SWCLK 引脚的内部下拉被激活。

表格 4 端口 A 复用功能配置

引脚名称	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	-	USART2_CTS	TMR2_CH1_ETR	TSC_G1_IO1	-	-	-	COMP1_OUT
PA1	EVENTOUT	USART2_RTS	TMR2_CH2	TSC_G1_IO2	-	-	-	-
PA2	TMR15_CH1	USART2_TX	TMR2_CH3	TSC_G1_IO3	-	-	-	COMP2_OUT
PA3	TMR15_CH2	USART2_RX	TMR2_CH4	TSC_G1_IO4	-	-	-	-
PA4	SPI1_NSS, I2S1_WS	USART2_CK	-	TSC_G2_IO1	TMR14_CH1	-	-	-
PA5	SPI1_SCK, I2S1_CK	CEC	TMR2_CH1_ETR	TSC_G2_IO2	-	-	-	-
PA6	SPI1_MISO, I2S1_MCK	TMR3_CH1	TMR1_BKIN	TSC_G2_IO3	-	TMR16_CH1	EVENTOUT	COMP1_OUT
PA7	SPI1_MOSI, I2S1_SD	TMR3_CH2	TMR1_CH1N	TSC_G2_IO4	TMR14_CH1	TMR17_CH1	EVENTOUT	COMP2_OUT
PA8	MCO	USART1_CK	TMR1_CH1	EVENTOUT	-	-	-	-
PA9	TMR15_BKIN	USART1_TX	TMR1_CH2	TSC_G4_IO1	-	-	-	-
PA10	TMR17_BKIN	USART1_RX	TMR1_CH3	TSC_G4_IO2	-	-	-	-
PA11	EVENTOUT	USART1_CTS	TMR1_CH4	TSC_G4_IO3	-	-	-	COMP1_OUT
PA12	EVENTOUT	USART1_RTS	TMR1_ETR	TSC_G4_IO4	-	-	-	COMP2_OUT
PA13	SWDIO	IR_OUT	-	-	-	-	-	-
PA14	SWCLK	USART2_TX	-	-	-	-	-	-
PA15	SPI1_NSS, I2S1_WS	USART2_RX	TMR2_CH1_ETR	EVENTOUT	-	-	-	-

表格 5 端口 B 复用功能配置

引脚名称	AF0	AF1	AF2	AF3
PB0	EVENTOUT	TMR3_CH3	TMR1_CH2N	TSC_G3_IO2
PB1	TMR14_CH1	TMR3_CH4	TMR1_CH3N	TSC_G3_IO3
PB2	-	-	-	TSC_G3_IO4
PB3	SPI1_SCK,I2S1_CK	EVENTOUT	TMR2_CH2	TSC_G5_IO1
PB4	SPI1_MISO,I2S1_MCK	TMR3_CH1	EVENTOUT	TSC_G5_IO2
PB5	SPI1_MOSI,I2S1_SD	TMR3_CH2	TMR16_BKIN	I2C1_SMBA
PB6	USART1_TX	I2C1_SCL	TMR16_CH1N	TSC_G5_IO3
PB7	USART1_RX	I2C1_SDA	TMR17_CH1N	TSC_G5_IO4
PB8	CEC	I2C1_SCL	TMR16_CH1	TSC_SYNC
PB9	IR_OUT	I2C1_SDA	TMR17_CH1	EVENTOUT
PB10	CEC	I2C2_SCL	TMR2_CH3	TSC_SYNC-

引脚名称	AF0	AF1	AF2	AF3
PB11	EVENTOUT	I2C2_SDA	TMR2_CH4	TSC_G6_IO1
PB12	SPI2_NSS	EVENTOUT	TMR1_BKIN	TSC_G6_IO2
PB13	SPI2_SCK	-	TMR1_CH1N	TSC_G6_IO3
PB14	SPI2_MISO	TMR15_CH1	TMR1_CH2N	TSC_G6_IO4
PB15	SPI2_MOSI	TMR15_CH2	TMR1_CH3N	TMR15_CH1N

4 功能描述

APM32F051x6x8 系列芯片是基于 Arm® Cortex®-M0+内核的 32 位高性能微控制器，工作频率可达 48MHz。内置高速存储器（高达 64K 字节的闪存和 8K 字节的 SRAM），芯片管脚复用了大量增强的外设和 I/O。所有芯片都提供标准的通信接口：I2C 接口、USART 接口、SPI 接口和 HDMI CEC。

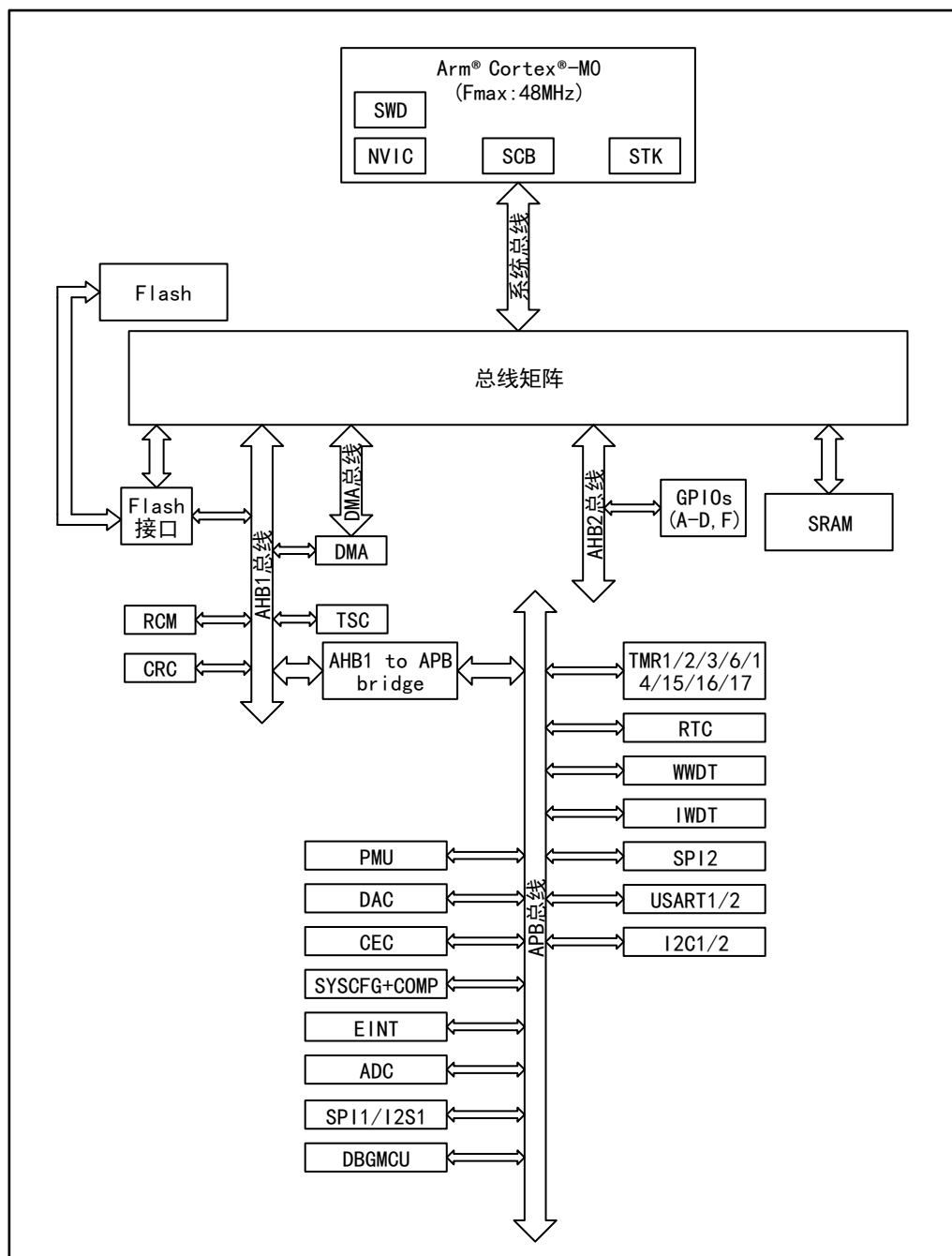
APM32F051x6x8 微控制器工作时的环境温度范围为：-40 到+85℃和-40℃~+105℃，电压范围为：2.0~3.6V，多个省电模式保证了低功耗应用的要求。

APM32F051x6x8 微控制器包括多种不同封装形式，不同的封装形式使得器件中的外设配置也不尽相同。

有关 Arm® Cortex®-M0+内核的相关信息，请参考 Arm® Cortex®-M0+技术参考手册，该手册可以在 Arm 公司的网站下载。

4.1 系统框图

图 6 系统框图



4.2 内核

Arm® Cortex®-M0+内核是最新一代的嵌入式 Arm 内核。它是一个低成本的平台，APM32 基于该平台开发，针对于系统功耗做出了大量的优化，同时 APM32 提供了优良的计算性能和先进的系统中断响应。

APM32F0xx 系列基于嵌入式 Arm 内核，因此兼容所有 Arm 工具和软件。

APM32F051x6x8 系列产品系统功能框图如图 6 系统框图。

4.3 存储器

存储器详情请参见下表：

表格 6 存储器说明

存储器	最大字节	功能
主存储器	64KB	用于存放程序和数据
SRAM	8KB	用于存储临时数据
系统存储区	3KB	BootLoader、产品 ID、产品主存储区信息
选项字节	16bytes	用于写保护主存储器

4.4 存储映射

表格 7 APM32051x6x8 存储映射表

区域	起始地址	名称
代码	0x0000 0000	代码映射区
代码	0x0001 0000	保留
代码	0x0800 0000	主存储区
代码	0x0801 0000	保留
代码	0x1FFF EC00	系统存储区
代码	0x1FFF F800	选项字节
代码	0x1FFF FC00	保留
SRAM	0x2000 0000	SRAM
—	0x2000 2000	保留
APB 总线	0x4000 0000	TMR2
APB 总线	0x4000 0400	TMR3
APB 总线	0x4000 0800	保留
APB 总线	0x4000 1000	TMR6
APB 总线	0x4000 1800	保留
APB 总线	0x4000 2000	TMR14
APB 总线	0x4000 2400	保留

区域	起始地址	名称
APB 总线	0x4000 2800	RTC
APB 总线	0x4000 2C00	WWDT
APB 总线	0x4000 3000	IWDT
APB 总线	0x4000 3400	保留
APB 总线	0x4000 3800	SPI2
APB 总线	0x4000 3C00	保留
APB 总线	0x4000 4400	USART2
APB 总线	0x4000 5000	保留
APB 总线	0x4000 5400	I2C1
APB 总线	0x4000 5800	I2C2
APB 总线	0x4000 6800	保留
APB 总线	0x4000 7000	PMU
APB 总线	0x4000 7400	DAC
APB 总线	0x4000 7800	CEC
APB 总线	0x4000 7C00	保留
—	0x4000 8000	保留
APB 总线	0x4001 0000	SYSCFG+COMP
APB 总线	0x4001 0400	EINT
APB 总线	0x4001 0800	保留
APB 总线	0x4001 2400	ADC
APB 总线	0x4001 2800	保留
APB 总线	0x4001 2C00	TMR1
APB 总线	0x4001 3000	SPI1/I2S1
APB 总线	0x4001 3400	保留
APB 总线	0x4001 3800	USART1
APB 总线	0x4001 3C00	保留
APB 总线	0x4001 4000	TMR15
APB 总线	0x4001 4400	TMR16
APB 总线	0x4001 4800	TMR17
APB 总线	0x4001 4C00	保留
APB 总线	0x4001 5800	DBGMCU
APB 总线	0x4001 5C00	保留
—	0x4001 8000	保留
AHB1 总线	0x4002 0000	DMA
AHB1 总线	0x4002 0800	保留
AHB1 总线	0x4002 1000	RCM
AHB1 总线	0x4002 1400	保留
AHB1 总线	0x4002 2000	Flash 接口

区域	起始地址	名称
AHB1 总线	0x4002 2400	保留
AHB1 总线	0x4002 3000	CRC
AHB1 总线	0x4002 3400	保留
AHB1 总线	0x4002 4000	TSC
—	0x4002 4400	保留
AHB2 总线	0x4800 0000	GPIOA
AHB2 总线	0x4800 0400	GPIOB
AHB2 总线	0x4800 0800	GPIOC
AHB2 总线	0x4800 0C00	PIOD
—	0x4800 1000	保留
AHB2 总线	0x4800 1400	PIOF
—	0x4800 1800	保留
内核	0xE000 E010	STK
内核	0xE000 E100	NVIC
内核	0xE000 ED00	SCB
—	0xE010 0000	保留

4.5 电源管理

4.5.1 供电方案

表格 8 供电方案

名称	电压范围	说明
$V_{DD}=V_{DDIO1}$	2.0~3.6V	V_{DD} 直接给 IO 口供电，另外 V_{DD} 经电压调压器为核心电路供电
V_{DDA}	$V_{DD}\sim 3.6V$	V_{DDA} 为 ADC、DAC、复位模块、RC 振荡器和 PLL 供电。 V_{DDA} 电压电平必须始终大于或等于 V_{DD} 电压电平，并且优先提供
V_{BAT}	1.65~3.6V	当 V_{DD} 断电时，可通过 V_{BAT} 引脚给 RTC、外部 32kHz 振荡器、后备寄存器供电。

注：有关如何连接电源引脚的更多信息参见电源方案。

4.5.2 电压调压器

电压调压器主要有三种模式，通过电压调压器可调节 MCU 的工作模式，从而减少功耗。三种模式详情请参见下表。

表格 9 电压调节器的工作模式

名称	说明
主模式 (MR)	用于正常工作模式。
低功耗模式 (LPR)	在电力需求减少时，可用于停止模式。
关断模式	用于电源待机模式，稳压器输出高阻抗，内核电路的供电切断，稳压器处于零消耗状态，且寄存器和 SRAM 的数据会全部丢失。

注：调压器在复位后始终处于工作状态，在关断模式下高阻输出。

4.5.3 电源监控器

产品内部集成了上电复位(POR)和掉电复位(PDR)两种电路。这两种电路始终处于工作状态。当掉电复位电路监测到电源电压低于规定的阈值 $V_{POR/PDR}$ 时，系统进入复位状态，因此其不需要使用外部复位电路。

该产品内置能够监测 V_{DD} 并将其与 V_{PVD} 阈值比较的可编程电压调节器 (PVD)，当 V_{DD} 在 V_{PVD} 阈值范围外且中断使能时会产生中断，可通过中断服务程序将 MCU 设置成安全状态。

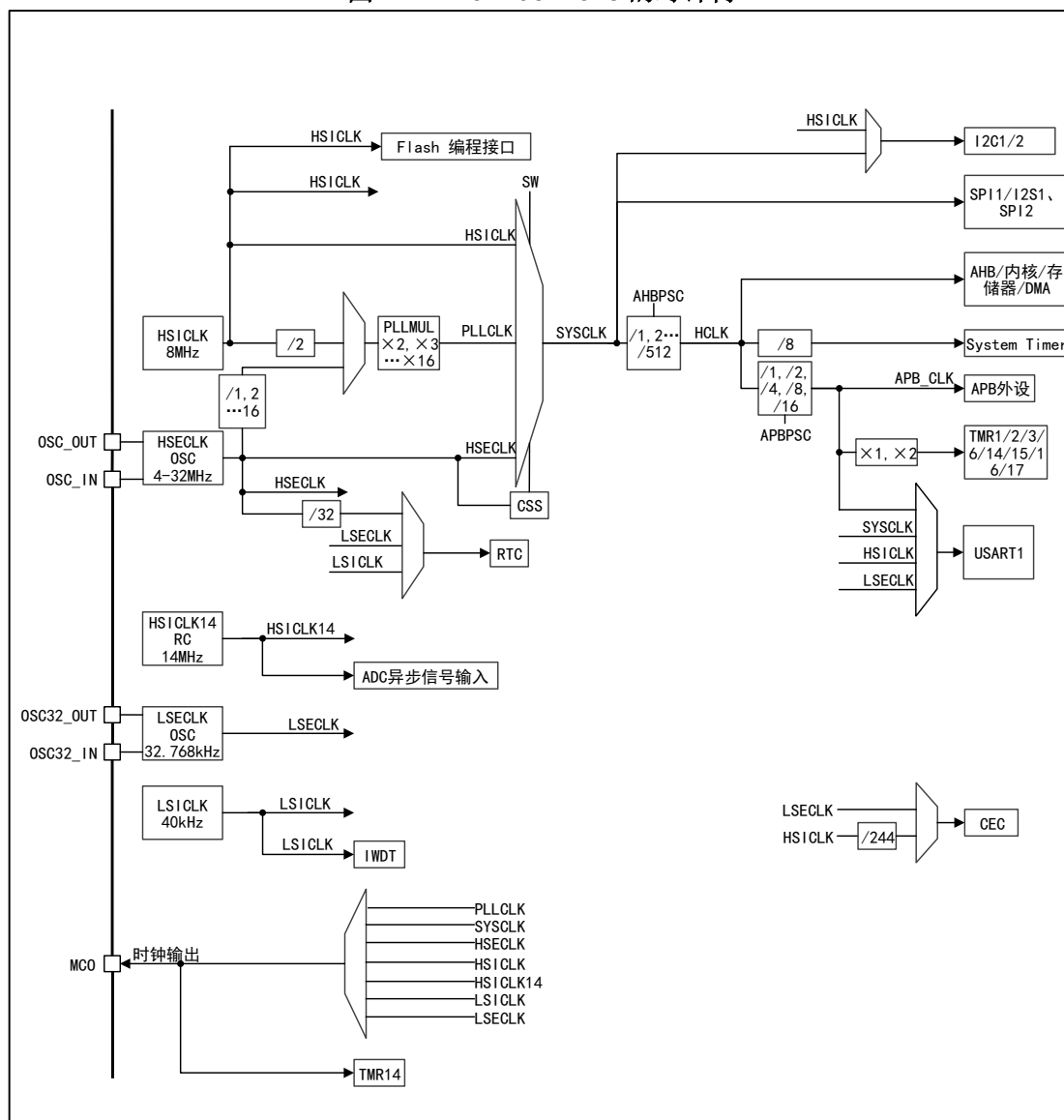
表格 10 低功耗模式

模式类型	说明
睡眠模式	CPU 停止工作，所有外设处于工作状态，中断/事件可唤醒 CPU。
停机模式	在 SRAM 和寄存器数据不丢失的情况下，停机模式可达到最低的功耗； 内部 1.5V 供电模块的时钟都会停止，HSECLK 晶体谐振器、HSICLK、PLL 被禁止，调压器可配置普通模式或低功耗模式； 任何外部中断线可唤醒 MCU，外部中断线包括 16 个外部中断线之一、PVD 输出、RTC、I2C1、USART1、USART2、模拟比较器、CEC。
待机模式	该模式功耗最低； 内部调压器被关闭，所有 1.5V 供电模块掉电，HSECLK 晶体谐振器、HSICLK、PLL 时钟关闭，SRAM 和寄存器的数据消失，RTC 区域、后备寄存器内容仍然保留，待机电路仍工作； NRST 上的外部复位信号、IWDG 复位、WKUP 引脚上的上升边沿或 RTC 的事件都会唤醒 MCU 退出待机模式。

注：在停机或待机模式下，RTC、IWDG 和对应的时钟仍正常工作。

4.6 时钟树

图 7 APM32F051x6x8 的时钟树



4.7 时钟和启动

用户通过配置可以使用具有“失效监控”功能的 4~32MHz 的外部高速时钟。当系统时钟未检测到外部时钟被配置时，系统将自动地切换到内部的 RC 振荡器。

4.8 实时时钟（RTC）

内置 1 个 RTC，引脚有 LSECLK 信号输入引脚（OSC32_IN、OSC32_OUT）、2 个 TAMP 输入信号检测引脚（RTC_TAMP1/2）、1 个参考时钟输入信号（RTC_REFIN）、1 个输出时间戳事件输出引脚（RTC_TS），1 个信号输出引脚 RTC_OUT（可配置成校准信号输出或者闹钟信号输出）。

时钟源可选择外部 32.768kHz 的外部晶振、谐振器或振荡器、LSICLK、HSECLK/32。

具有日历功能，可显示亚秒、秒、分钟、小时（12 或 24 小时格式）、星期、日期、月、年。支持闹钟功能，可输出闹钟信号给外部期间使用，可自身从低功耗模式唤醒。能接收信号从低功耗模式唤醒。在准确性方面，支持夏令时间补偿、月份天数补偿、闰年天数补偿，在精确性方面，可用 RTC 的数字校准功能修复晶振引起的误差，可以用更精确的第二源时钟(50 或 60Hz)来提高日历的精度。

4.9 启动模式

在启动时，用户可以通过设置 Boot 引脚的高低电平从而选择下列三种启动模式中的一种：

- 从用户 Flash 启动
- 从系统存储器启动
- 从内嵌 SRAM 启动

若从系统存储器中启动，用户可以使用 USART 重新编程用户 Flash（ISP）。

4.10 CRC 计算单元

CRC（循环冗余校验）计算单元通过一个发生器多项式算法来获取一个 CRC 码。

4.11 中断控制器

4.11.1 嵌套向量中断控制器(NVIC)

APM32F051x6x8 产品内置 1 个嵌套向量中断控制器，NVIC 能够处理多达 32 个可屏蔽中断通道（不包括 16 个 Arm® Cortex®-Mx 的中断线）和 4 个优先级。

嵌套向量式中断控制器(NVIC)有紧耦合的 NVIC 接口，它直接向内核传递中断向量入口地址，从而达到低延迟的中断响应处理。此外它还能优先处理晚到的较高优先级中断，支持尾部链接，处理器状态自动保存。

4.11.2 外部中断/事件控制器(EINT)

外部中断/事件控制器由 24 个产生事件/中断请求的边沿检测器组成。其触发事件(上升沿或下降沿或双边沿)可以独立地配置或屏蔽；有一个寄存器保持着所有中断请求的状态。多达 55 个通用 I/O 可连接到 16 个外部中断线。EINT 可以检测宽度比内部时钟周期小的脉冲。

4.12 DMA

内置 1 个 DMA，支持 5 路 DMA 通道，每个通道支持多个 DMA 请求，但同一时刻只允许 1 个 DMA 请求进入 DMA 通道，支持 DMA 请求的外设有：ADC、SPI1/2、USART1/2、I2C1/2、TMR1、TMR2、TMR3、TMR6、TMR15、TMR16、TMR17。可配置 4 级 DMA 通道优先级，支持“存储器→存储器、存储器→外设、外设→存储器”数据传输（存储器包括 Flash、SRAM）。

4.13 定时器

APM32F051x6x8 产品包括多达五个通用定时器、一个基本定时器和一个高级控制定时器。

表格 11 高级控制定时器

定时器类型	高级控制定时器
定时器	TMR1
计数器分辨率	16 位
计数器类型	向上,向下, 向上/向下
预分频器系数	1 到 65536 之间的任意整数
DMA 请求生成	有
捕获/比较通道	4
互补输出	有
功能说明	具有带死区插入的互补 PWM 输出，还可以被当成完整的通用定时器。 具有 4 个独立的通道，用于输入捕获/输出比较、PWM 或单脉冲模式输出。 配置为 16 位标准定时器时，它与 TMRx 定时器具有相同的功能。 配置为 16 位 PWM 发生器时，它具有全调制能力（0~100%）。

定时器类型	高级控制定时器
	在调试模式下,定时器可以被冻结。 提供同步或事件链接功能。

表格 12 基本定时器

定时器类型	基本定时器
定时器	TMR6
计数器分辨率	16 位
计数器类型	向上
预分频器系数	1 到 65536 之间的任意整数
DMA 请求生成	有
捕获/比较通道	0
互补输出	-
功能说明	主要用于 DAC 触发器的生成, 也可以用作通用的 16 位时基时钟

表格 13 通用定时器

定时器类型	通用定时器					
定时器	TMR2	TMR3	TMR14	TMR15	TMR16	TMR17
计数器分辨率	32 位	16 位	16 位	16 位	16 位	
计数器类型	向上, 向下, 向上/向下		向上	向上	向上	
预分频器	1 到 65536 之间的任意整数		1 到 65536 之间的任意整数	1 到 65536 之间的任意整数	1 到 65536 之间的任意整数	
DMA 请求生成	有		无	有	有	
捕获/比较频道	4		1	2	1	
功能说明	具有带死区生成和独立 DMA 请求的生成互补的输出功能。 这两个定时器可一起工作，它们有 4 个独立的通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。 在最大的封装配置中可提供最多 12 个输入捕获、输出比较或 PWM 通道。		用于输入捕获/输出比较的单通道，PWM 功能。	具有带死区生成和独立 DMA 请求的生成互补的输出功能。 这三个定时器可一起工作，TMR15 通过链接功能与 TMR1 一起操作，能实现同步或事件链接功能。 TMR15 有两个独立的通道，而 TMR16 和 TMR17 只有一个。		

表格 14 独立看门狗和窗口看门狗对比

名称	计数器分辨率	计数器类型	预分频系数	功能说明
独立看门狗 (IWDG)	12 位	向下	1~256 之间的任意整数	由内部独立的 40KHz 的 RC 振荡器提供时钟，与主时钟独立，所以它可运行于停机和待机模式。 在发生问题时可复位整个系统。 可以为应用程序提供超时管理。 可以配置成是软件或硬件启动看门狗。 在调试模式下，为了方便调试可暂停计数器。
窗口看门狗 (WWDG)	7 位	向下	-	可以设置成自由运行。 在发生问题时可复位整个系统。 由主时钟驱动，具有早期中断警告功能。 在调试模式下的定时器可以被冻结。

4.14 系统滴答定时器

系统滴答定时器专用于实时操作系统，是一个标准的 24 位的向下计数器，具有自动重加载功能，当计数器为 0 时能产生一个可屏蔽系统中断，并且可以编程时钟源（HCLK 或 HCLK/8）。

4.15 通信接口

4.15.1 I2C 总线

I2C1/2 均可工作于主模式和从模式，并支持 7 位和 10 位寻址模式。I2C1/2 均支持标准模式(最高 100kbit/s)或快速模式(最高 400kbit/s)。此外，I2C1 内置了可编程的模拟和数字噪声滤波器，还支持超快速模式(最高 1 Mbit/s)。

此外，I2C1 还为 SMBUS2.0 和 PMBUS1.1 提供硬件支持：主机通知协议、硬件 CRC(PEC)生成/验证、ARP 功能、超时验证和警报协议管理。

4.15.2 通用同步/异步收发器(USART)

该芯片内置多达 2 个通用同步/异步收发器，通信速率最高可达 6Mbit/s，所有 USART 接口可以由 DMA 控制器提供，支持单线半双工模式、调制解调器硬件控制、多处理器通信和同步模式。此外，USART1 还支持智能卡模式、红外控制模式、LIN 模式、双时钟域和停机模式唤醒接收超时中断、MODBUS 通信和波特率自动检测。

4.15.3 串行外设接口 SPI/I2S 总线

内嵌 2 个 SPI 接口，支持芯片与外部设备以半/全双工的串行方式通信。该接口可配置为主模式或从模式，可以由 3 位的预分频器产生 8 种主模式频率，每帧 4~16 位，通信速率可达 18Mbit/s。两个接口都支持硬件循环冗余校验计算、接收/发送先进先出、NSS 脉冲模式和 TI 模式。此外，SPI1 还支持 I2S。

4.16 通用输入输出接口(GPIO)

GPIO 的工作模式可配置成普通输入、普通输出、复用功能、模拟输入输出，普通输入可配置成浮空输入、上拉输入、下拉输入，普通输出可配置为推挽输出、开漏输出，复用功能可用于数字外设，模拟输入输出可用于模拟外设及低功耗模式；可配置使能与禁止上拉/下拉电阻；可配置 2MHz、10MHz、50MHz 的速度，速度越大，功耗、噪声也会越大。

4.17 模拟外设

4.17.1 ADC（模拟/数字转换器）

12 位模拟/数字转换器有多达 16 个外部通道和 2 个内部通道，可进行单次或扫描转换。

模拟看门狗功能可非常精准地监视多路通道，当被监视的信号出现超出阈值时，将产生中断。

ADC 支持 DMA 功能。

4.17.2 内部参考电压 (V_{REFINT})

内部参考电压(V_{REFINT})为 ADC 提供稳定的(带隙)电压输出。 V_{REFINT} 内部连接到 ADC_IN17 输入通道，它以只读模式访问。

表格 15 内部参考电压校准值

校准值名称	描述	存储地址
V_{REFINT_CAL}	在 30°C(± 5 °C)温度, $V_{DDA}=3.3V(\pm 10mV)$ 下采集的原始数据	0x1FFF F7BA – 0x1FFF F7BB

4.17.3 V_{BAT} 监控器

内置 V_{BAT} 监控器，内部连接到 2 分压桥， $V_{BAT}/2$ 连接到 ADC_IN18 通道，可通过 ADC 获取 $V_{BAT}/2$ 。

4.17.4 DAC(数字/模拟转换器)

内置 1 个 12 位 DAC，每个 DAC 对应一个输出通道，可配置为 12 位模式的左或右数据对齐，支持同步更新功能和 DMA 功能，触发方式支持外部信号触发。

4.17.5 比较器(COMP)

内置 2 个快速轨到轨比较器，内/外部参考电压、迟滞、速率、支持可编程，输出极性支持可配置，参考电压可选择外部 I/O、DAC 输出引脚、内部参考电压 (V_{REFINT})、内部参考电压的 1/4 或 1/2 或 3/4，可产生中断，支持通过外部中断唤醒进入 sleep、stop 模式的 MCU。

4.17.6 触摸传感控制器 (TSC)

内置触摸传感控制器，能检测电容的变化，可应用于触摸按键，手指在触摸按键

时，会引入电容，引起电容变化，从而判断是否存在触摸按键；触摸传感兼容滑条、触摸键、线性、旋转。

最多 24 个 GPIO 支持电容传感器功能，分为 6 组，实际应用中每个采样电容占用一个 GPIO 口，因此最多支持 18 路电容传感器通道。具体引脚分布见下表。

表格 16 可应用于触摸传感器的引脚分布

组编号	电容传感器信号名称	引脚名称
G1	TSC_G1_IO1	PA0
G1	TSC_G1_IO2	PA1
G1	TSC_G1_IO3	PA2
G1	TSC_G1_IO4	PA3
—		
G2	TSC_G2_IO1	PA4
G2	TSC_G2_IO2	PA5
G2	TSC_G2_IO3	PA6
G2	TSC_G2_IO4	PA7
—		
G3	TSC_G3_IO1	PC5
G3	TSC_G3_IO2	PB0
G3	TSC_G3_IO3	PB1
G3	TSC_G3_IO4	PB2
—		
G4	TSC_G4_IO1	PA9
G4	TSC_G4_IO2	PA10
G4	TSC_G4_IO3	PA11
G4	TSC_G4_IO4	PA12
—		
G5	TSC_G5_IO1	PB3
G5	TSC_G5_IO2	PB4
G5	TSC_G5_IO3	PB6
G5	TSC_G5_IO4	PB7
—		
G6	TSC_G6_IO1	PB11
G6	TSC_G6_IO2	PB12
G6	TSC_G6_IO3	PB13

组编号	电容传感器信号名称	引脚名称
G6	TSC_G6_IO4	PB14

表格 17 实际应用中各个型号支持的触摸传感器通道数

组编号	每组电容传感器通道数			
	APM32F051Rx	APM32F051Cx	APM32F051KxT (LQFP32)	APM32F051KxU (QFN32)
G1	3	3	3	3
G2	3	3	3	3
G3	3	2	1	2
G4	3	3	3	3
G5	3	3	3	3
G6	3	3	0	0
电容传感器通道总数	18	17	13	14

4.18 串行线调试端口（SW-DP）

产品提供了 Arm SW-DP 接口，可通过该接口使用串行线调试工具连接 MCU。

5 电气特性

5.1 测试条件

所有电压参数(特殊说明外)都以 V_{SS} 为参照。

5.1.1 最大值和最小值

除非特别说明,所有产品是在 $T_A=25^{\circ}\text{C}$ 下在生产线上进行测试的。其最大和最小值可支持所定最恶劣的环境温度、供电电压和时钟频率。

在每个表格下方的注解中说明是通过综合评估、设计仿真或工艺特性得到的数据,没有在生产线上进行测试;在综合评估的基础上,通过样本测试后,取其平均值再加减三倍的标准差(平均 $\pm 3\Sigma$)得到最大和最小数值。

5.1.2 典型值

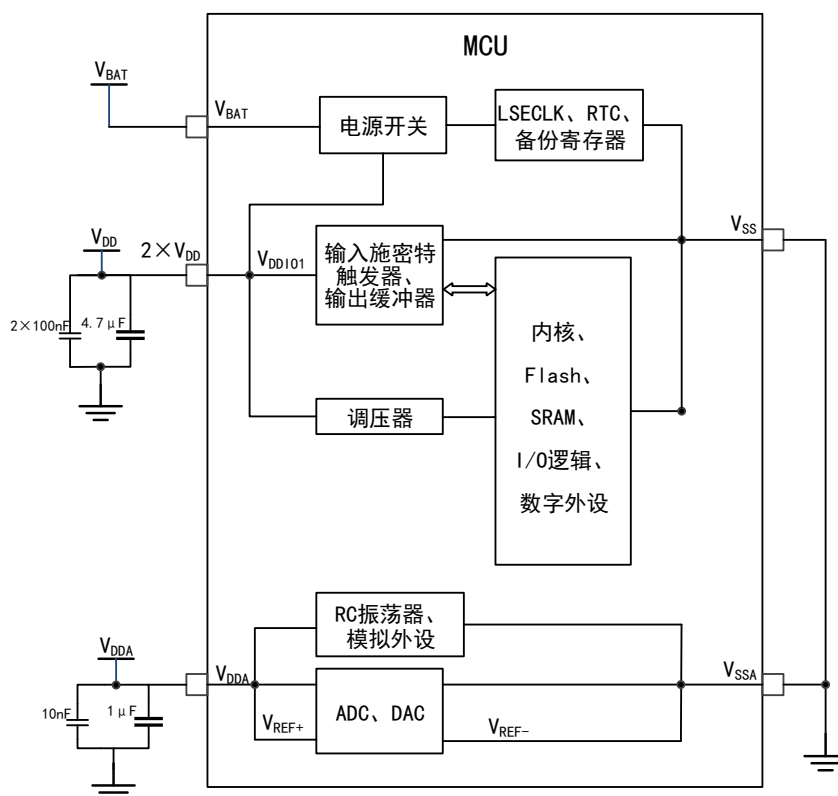
除非特别说明,典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{DD}=V_{DDA}=V_{BAT}=3.3\text{V}$; 这些数据仅用于设计指导。

5.1.3 典型曲线

除非特别说明,典型曲线不会在生产线上进行测试,仅用于设计指导。

5.1.4 电源方案

图 8 电源方案



5.1.5 负载电容

图 9 测量引脚参数时的负载条件

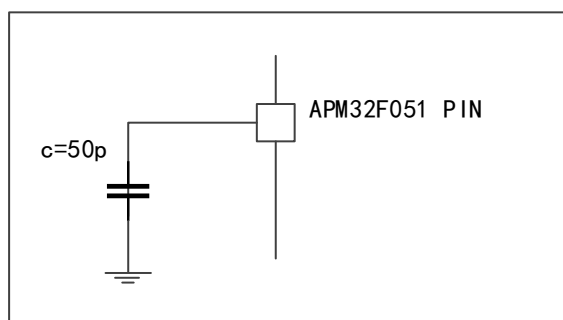


图 10 引脚输入电压测量方案

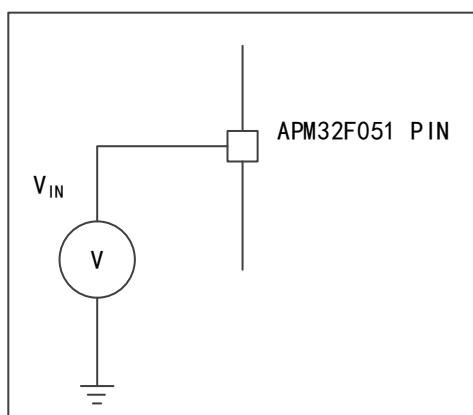
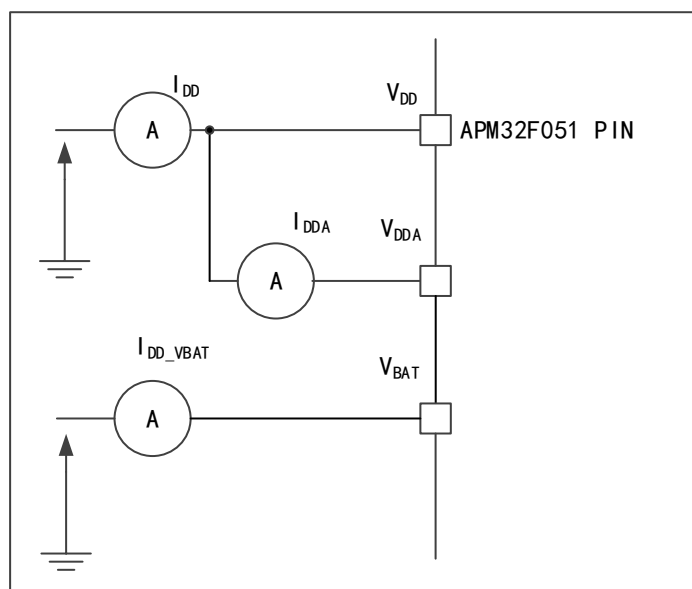


图 11 电流消耗测量方案



5.2 绝对最大额定值

器件上的载荷如果超过绝对最大额定值，可能会导致器件永久性的损坏。这里只是给出能承受的最大载荷，不保证在此条件下器件的功能运行正常。

5.2.1 最大额定电压特性

表格 18 最大额定电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压 (V_{DD}) ⁽¹⁾	-0.3	4.0	V
$V_{DDA}-V_{SS}$	外部模拟电源电压 (V_{DDA})	-0.3	4.0	
$ V_{DD}-V_{DDA} $	$V_{DD}>V_{DDA}$ 允许的电压差	-	0.3	
$V_{BAT}-V_{SS}$	外部备用电源电压 (V_{BAT})	-0.3	4.0	
V_{IN}	FT 和 FTf 引脚上的输入电压	$V_{SS}-0.3$	$V_{DD}+4.0$ ⁽²⁾	
	Tta 引脚上的输入电压	$V_{SS}-0.3$	4.0	
	BOOT0	0	$V_{DD}+4.0$	
	任何其他引脚上的输入电压	$V_{SS}-0.3$	4.0	
$ \Delta V_{DDx} $	不同供电引脚之间的电压差	-	50	mV
$ V_{SSx}-V_{SS} $	不同接地引脚之间的电压差	-	50	

注:

- (1) V_{DD} , V_{DDA} 和 V_{SS} , V_{SSA} 引脚必须始终连接至外部供电电源上, V_{BAT} 可依据实际应用连接。
- (2) 如果 IO 配置为上拉或下拉输入, 最大输入电压为 4V。

5.2.2 最大额定电流特性

表格 19 最大额定电流特性

符号	描述	最大值	单位
ΣI_{VDD}	总电流为所有 V_{DD} 电源线(电源)的总和 ⁽¹⁾	120	mA
ΣI_{VSS}	所有 V_{SS} 接地线之和的总电流 ⁽¹⁾	-120	
$I_{VDD}(PIN)$	经过 V_{DD}/V_{DDA} 电源线的总电流(供应电流) ⁽¹⁾	100	
$I_{VSS}(PIN)$	经过 V_{SS} 地线的总电流(流出电流) ⁽¹⁾	-100	
$I_{IO}(PIN)$	任意 I/O 和控制引脚上的灌电流	25	
	任意 I/O 和控制引脚上的拉电流	-25	
$\Sigma I_{IO}(PIN)$	所有 I/O 和控制引脚之和的输出总下沉电流 ⁽²⁾	80	
	所有 I/O 和控制引脚之和的输出总电流来源 ⁽²⁾	-80	
$I_{INJ}(PIN)$ ⁽³⁾	5T 和 5Tf 引脚的注入电流	-5/+0 ⁽⁴⁾	
	STD 和 RST 引脚的注入电流	± 5	
	STDA 引脚的注入电流 ⁽⁵⁾	± 5	
$\Sigma I_{INJ}(PIN)$ ⁽²⁾	所有 I/O 和控制引脚上的总注入电流 ⁽⁶⁾	± 25	

注:

1. 所有的电源(V_{DD} , V_{DDA})和地(V_{SS} , V_{SSA})必须始终在允许范围内。
2. 如果 V_{IN} 超过最大值, 必须在外部限制 $I_{INJ}(PIN)$ 不超过其最大值。当 $V_{IN}>V_{DD}$ 时, 电流流入引

脚；当 $V_{IN} < V_{SS}$ 时，电流流出引脚。

3. 流出电流会干扰 ADC 的模拟性能。
4. 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ}(PIN)$ 的最大值为流入电流与流出电流的即时绝对值之和。
5. 在这些 I/O 上， $V_{IN} > V_{DDA}$ 引发正注入。负注入会干扰器件的模拟性能。
6. 当多个输入被提交到一个电流注入时，最大 $\Sigma I_{INJ}(PIN)$ 注入正负电流的绝对值(瞬时值)。

5.2.3 最大静电特性

表格 20 静电放电 (ESD)

符号	参数	条件	最大值	单位
$V_{ESD}(HBM)$	静电放电电压(人体模型)	$T_A = +25^{\circ}\text{C}$	4500	V
$V_{ESD}(CDM)$	静电放电电压(充电设备模型)	$T_A = +25^{\circ}\text{C}$	2000	

注：样品由第三方测试机构测得，不在生产中测试。

5.2.4 静态栓锁

表格 21 静态栓锁

符号	参数	条件	类型
LU	静态栓锁类	$T_A = +25^{\circ}\text{C}/105^{\circ}\text{C}$	class II A

5.2.5 最大温度特性

表格 22 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	$-65 \sim +150$	$^{\circ}\text{C}$
T_J	最大结温度	150	$^{\circ}\text{C}$

5.3 通用工作条件下的测试

表格 23 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK}	内部 APB 时钟频率	-	0	48	
V_{DD}	标准工作电压	-	2	3.6	V
V_{DDA}	模拟部分工作电压 (未使用 ADC、DAC 时)	V_{DDA} 不得小于 V_{DD}	V_{DD}	3.6	V
	模拟部分工作电压 (使用 ADC、DAC 时)		2.4	3.6	V
V_{BAT}	备用电源电压	-	1.65	3.6	V
V_{IN}	I/O 输入电压	T_C 和 $RST/I/O$	-0.3	$V_{DD}+0.3$	V
		T_{ta} I/O	-0.3	$V_{DDA}+0.3$	
		FT 和 FTf I/O	-0.3	5.5	

符号	参数	条件	最小值	最大值	单位
		BOOT0	0	5.5	

5.3.1 上电/掉电特性

表格 24 上电/掉电特性

符号	参数	条件	最小值	典型值	最大值	单位
t _{VDD}	V _{DD} 上升速率	-	1	-	310000	μs/V
	V _{DD} 下降速率		1	-	310000	

5.3.2 内嵌复位和电源控制模块特性测试

表格 25 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{POR/PDR} ⁽¹⁾	上电/掉电复位阈值	下降沿 ⁽²⁾	-	1.87	-	V
		上升沿	-	1.92	-	V
V _{PDRhyst} ⁽³⁾	PDR 迟滞	-	-	50	-	mV
T _{RSTTEMPO} ⁽³⁾	复位持续时间	-	1.70	2.51	3.32	ms

注:

- (1) PDR 检测器监控 V_{DD} 和 V_{DPA}(如果在选项字节中保持启用), POR 检测器仅监控 V_{DD}。
- (2) 产品特性由设计保证至最小 V_{POR/PDR} 值
- (3) 由设计保证, 不在生产中测试。

表格 26 可编程电压检测器特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{PVD}	可编程的电压检测器的电平选择	PLS[2:0]=000 (上升沿)	2.16	2.20	2.24	V
		PLS[2:0]=000 (下降沿)	2.06	2.10	2.14	V
		PLS[2:0]=001 (上升沿)	2.25	2.30	2.36	V
		PLS[2:0]=001 (下降沿)	2.14	2.20	2.25	V
		PLS[2:0]=010 (上升沿)	2.37	2.40	2.44	V
		PLS[2:0]=010 (下降沿)	2.26	2.30	2.33	V
		PLS[2:0]=011 (上升沿)	2.46	2.50	2.54	V
		PLS[2:0]=011 (下降沿)	2.36	2.40	2.43	V
		PLS[2:0]=100 (上升沿)	2.57	2.60	2.62	V
		PLS[2:0]=100 (下降沿)	2.46	2.50	2.51	V
		PLS[2:0]=101 (上升沿)	2.61	2.70	2.79	V
		PLS[2:0]=101 (下降沿)	2.52	2.60	2.68	V
		PLS[2:0]=110 (上升沿)	2.74	2.80	2.87	V
		PLS[2:0]=110 (下降沿)	2.62	2.70	2.76	V

符号	参数	条件	最小值	典型值	最大值	单位
		PLS[2:0]=111 (上升沿)	2.81	2.90	2.99	V
		PLS[2:0]=111 (下降沿)	2.71	2.80	2.89	V
V _{PVDhyst}	PVD 迟滞	-	-	100	-	mV

注：由综合评估得出，不在生产中测试。

5.3.3 内置参考电压特性测试

表格 27 内置的参照电压

符号	参数	条件	最小值	典型值	最大值	单位
V _{REFINT}	内置参照电压	-40℃ < T _A < +105℃	1.19	1.20	1.23	V
t _{START}	ADC_IN17 缓冲器启动时间	-	-	-	10	μs
T _{S_vrefint}	当读出内部参照电压时，ADC 的采样时间	-	4	-	-	μs
ΔV _{REFINT}	内置参考电压扩展到温度范围	V _{DDA} =3.3V	-	-	10	mV

5.3.4 功耗

功耗测试环境

- (1) 执行 Dhrystone2.1，编译环境为 KeilV5 以及编译优化等级为 L0 条件下测试。
- (2) 所有的 I/O 引脚配置成模拟输入，都连接到一个静态电平上 V_{DD} 或 V_{SS}(无负载)。
- (3) 除非特别说明，所有的外设都关闭。
- (4) Flash 等待周期的设置和 f_{HCLK} 的关系：
0~24MHz: 0 个等待周期；
24~48MHz: 1 个等待周期。
- (5) 大于 24MHz 时指令预取功能开启(提示：这位的设置必须在时钟设置和总线分频之前进行)。
- (6) 当外设开启时：f_{PCLK}=f_{HCLK}。

表格 28 程序在 Flash 执行，运行模式功耗

参数	条件	f _{HCLK}	典型值 ⁽¹⁾		最大值 ⁽¹⁾	
			T _A =25℃, V _{DD} =3.3V		T _A =105℃, V _{DD} =3.6V	
			I _{DDA} (μA)	I _{DD} (mA)	I _{DDA} (μA)	I _{DD} (mA)
运行模式	外部时钟 ⁽²⁾ ，使能所有外设	48MHz	105.69	10.0	125.76	10.39
		24MHz	59.64	5.67	74.78	5.88
		8MHz	1.44	2.31	7.7	2.43
	外部时钟 ⁽²⁾ ，关闭所有外设	48MHz	105.73	6.94	125.99	7.18
		24MHz	59.7	4.17	75.09	4.29

		8MHz	1.45	1.80	7.15	1.90
	内部时钟，使能所有外设	48MHz	161.22	9.6	187.84	10.04
		24MHz	115.39	5.24	137.09	5.45
		8MHz	57.97	1.88	72.8	1.97
	内部时钟，关闭所有外设	48MHz	161.54	6.51	187.58	6.82
		24MHz	115.50	3.66	136.98	3.85
		8MHz	58.0	1.33	72.45	1.40

注：

- (1) 基于综合评估的数据，除非另有说明，否则不在生产中测试。
- (2) 外部时钟为 8MHz，当 $f_{HCLK} > 8\text{MHz}$ 时，开启 PLL。

表格 29 程序在 SRAM 中执行，运行模式功耗

参数	条件	f _{HCLK}	典型值 ⁽¹⁾		最大值 ⁽¹⁾	
			T _A =25℃, V _{DD} =3.3V		T _A =105℃, V _{DD} =3.6V	
			I _{DDA} (μA)	I _{DD} (mA)	I _{DDA} (μA)	I _{DD} (mA)
运行模式	外部时钟 ⁽²⁾ ，使能所有外设	48MHz	105.73	7.48	125.63	7.75
		24MHz	59.67	4.08	74.76	4.30
		8MHz	1.44	1.8	7.20	1.88
	外部时钟 ⁽²⁾ ，关闭所有外设	48MHz	105.78	4.40	125.98	4.60
		24MHz	59.71	2.54	74.96	2.69
		8MHz	1.45	1.27	7.11	1.35
	内部时钟，使能所有外设	48MHz	161.43	7.06	187.25	7.39
		24MHz	115.40	3.65	136.83	3.85
		8MHz	57.99	1.37	72.45	1.43
	内部时钟，关闭所有外设	48MHz	161.62	3.94	187.61	4.14
		24MHz	115.49	2.07	137.02	2.23
		8MHz	58.04	0.79	72.4	0.86

注：

- (1) 由综合评估得出，不在生产中测试。
(2) 外部时钟为 8MHz，当 f_{HCLK}>8MHz 时，开启 PLL。

表格 30 程序在 SRAM 或 Flash 中执行，睡眠模式下功耗

参数	条件	f _{HCLK}	典型值 ⁽¹⁾		最大值 ⁽¹⁾	
			T _A =25℃, V _{DD} =3.3V		T _A =105℃, V _{DD} =3.6V	
			I _{DDA} (μA)	I _{DD} (mA)	I _{DDA} (μA)	I _{DD} (mA)
睡眠模式	外部时钟 ⁽²⁾ ，使能所有外设	48MHz	105.77	5.41	125.88	5.54
		24MHz	59.70	3.03	74.91	3.16
		8MHz	1.45	1.42	7.12	1.50
	外部时钟 ⁽²⁾ ，关闭所有外设	48MHz	105.86	2.0	125.9	2.13
		24MHz	59.8	1.35	75.08	1.47
		8MHz	1.44	0.84	7.14	0.94
	内部时钟，使能所有外设	48MHz	161.55	4.93	187.25	5.14
		24MHz	115.48	2.60	136.87	2.72
		8MHz	58.0	0.99	72.41	1.05
	内部时钟，关闭所有外设	48MHz	161.71	1.52	187.85	1.69
		24MHz	115.54	0.86	137.13	0.99
		8MHz	58.0	0.37	72.35	0.46

注:

- (1) 由综合评估得出, 不在生产中测试。
- (2) 外部时钟为 8MHz, 当 $f_{HCLK} > 8\text{MHz}$ 时, 开启 PLL。

表格 31 停机、待机模式功耗

参数	条件		典型值 (T _A =25℃)				最大值 ⁽¹⁾ (T _A =105℃)	
			V _{DD} =2.4 V		V _{DD} = 3.3V		V _{DD} =3.6 V	
			I _{DDA} (μA)	I _{DD} (μA)	I _{DDA} (μA)	I _{DD} (μA)	I _{DDA} (μA)	I _{DD} (μA)
停机模式	V _{DDA} monitor ON	调压器处于运行模式，低速和高速内部 RC 振荡器和高速振荡器处于关闭状态	2.43	21.1	2.98	21.9	7.0	62.6
		调压器处于低功耗模式，低速和高速内部 RC 振荡器和高速振荡器处于关闭状态	2.43	6.47	2.98	7.42	7.0	44.9
待机模式		低速内部 RC 振荡器和独立看门狗处于开启状态	2.62	2.42	3.33	3.72	6.63	22.2
		低速内部 RC 振荡器和独立看门狗处于关闭状态	2.28	1.96	2.83	3.08	6.11	21.5
停机模式	V _{DDA} monitor OFF	调压器处于低功耗模式，低速和高速内部 RC 振荡器和高速振荡器处于关闭状态	1.25	6.33	1.45	7.38	5.13	44.9
待机模式		低速内部 RC 振荡器和独立看门狗处于开启状态	1.45	2.36	1.80	3.7	4.98	22.2
		低速内部 RC 振荡器和独立看门狗处于关闭状态	1.10	1.93	1.31	3.05	4.44	21.5

注: 由综合评估得出, 不在生产中测试。

表格 32 VBAT 功耗

符号	条件	典型值(1), $T_A=25^\circ\text{C}$				最大值(1), $V_{BAT}=3.6\text{ V}$		单位
		$V_{BAT}=2.0\text{ V}$	$V_{BAT}=2.4\text{ V}$	$V_{BAT}=3.3\text{ V}$	$V_{BAT}=3.6\text{ V}$	$T_A=25^\circ\text{C}$	$T_A=105^\circ\text{C}$	
I_{DD_VBAT}	LSECLK、RTC 处于开启状态, LSECLK 振荡器驱动能力配置 LSECLKDRV[1:0]=11	1.4	1.6	2.2	2.4	5.56	7.65	μA

注:

- (2025) 由综合评估得出, 不在生产中测试。

外设功耗

采用 HSECLK Bypass 1M 作为时钟源, $f_{PCLK}=f_{HCLK}=1\text{M}$ 。

外设功耗 = 使能该外设时钟的电流 - 禁止该外设的时钟的电流。

表格 33 外设功耗

参数	外设	典型值 ⁽¹⁾ T _A =25℃, V _{DD} =3.3V	单位
外设功耗	CRC	0.86	MHz/μA
	DMA	3.88	
	GPIOA	3.45	
	GPIOB	3.83	
	GPIOC	0.875	
	GPIOD	0.5	
	GPIOF	0.41	
	SRAM	0.29	
	TSC	2.11	
	ALL_AHB	17.0	
	ADC	3.25	
	DAC	1.96	
	I2C1	8.25	
	I2C2	8.20	
	SPI1	8.08	
	SPI2	3.87	
	SYSCFG	2	
	TMR1	8	
	TMR3	6.16	
	TMR6	2.42	
	TMR14	3.62	
	TMR15	5.17	
	TMR16	4.08	
	TMR17	4.20	
	USART1	9.92	
	USART2	3.79	
	WWDG	1.79	
	ALL_APB	58.3	

5.3.5 外部时钟源特性

晶体谐振器产生的高速外部时钟(HSECLK osc)

有关晶体谐振器的详细参数(频率、封装、精度等), 请咨询相应的生产厂商。

表格 34 HSECLK 4~32MHz 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{OSC_IN}	振荡器频率	-	4	8	32	MHz
R_F	反馈电阻	-	-	200	-	k Ω
I_{DD}	HSECLK 电流消耗	$V_{DD} = 3.3 V$, $R_m = 45 \Omega$, $C_L = 10 pF @ 8 MHz$	-	660	-	μA
$t_{SU}(HSECLK)$	启动时间	V_{DD} 是稳定的		1.7		ms

注: 由设计保证, 未经生产测试。

晶体谐振器产生的低速外部时钟(LSECLK osc)

有关晶体谐振器的详细参数(频率、封装、精度等), 请咨询相应的生产厂商。

表格 35 LSECLK 振荡器特性($f_{LSECLK}=32.768KHz$)⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
I_{DD}	LSECLK 电流消耗	高驱动能力		1.5		μA
$t_{SU}(LSECLK)$ ⁽²⁾	启动时间	V_{DDIOX} 稳定	-	2	-	s

注:

- (1) 由设计保证, 不在生产中测试。
- (2) $t_{SU}(HSECLK)$ 是启动时间, 是从软件使能 LSECLK 开始测量, 直至得到稳定的 32.768KHz 振荡这段时间。这个数值是使用一个标准的晶体谐振器测量得到的, 它可能因晶体制造商的不同而变化较大。

5.3.6 内部时钟源特性

高速内部 (HSICLK) RC 振荡器测试

表格 36 HSICLK 振荡器特性

符号	参数	条件		最小值	典型值	最大值	单位
f _{HSICLK}	频率	-		-	8	-	MHz
A _{CC} (HSICLK)	HSICLK 振荡器的精度	工 厂 校 准	V _{DD} =3.3V T _A =25℃	-1	-	1	%
			V _{DD} =2-3.6V T _A =-40~105℃	-5	-	5	%
t _{SU} (HSICLK)	HSICLK 振荡器启动时间	V _{DD} =3.3V T _A =-40~105℃		-	-	2	μs
I _{DDA} (HSICLK)	HSICLK 振荡器功耗	-		-	60	-	μA

注: 由综合评估得出, 不在生产中测试。

表格 37 HSICLK14 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSICLK14}	频率	-	-	14	-	MHz
$A_{\text{CCHSICLK14}}$	HSICLK14 振荡器的精度	工 厂 校 准 $V_{\text{DD}}=3.3\text{V}$ $T_{\text{A}}=25^{\circ}\text{C}$	-1	-	1	%
		$V_{\text{DD}}=2-3.6\text{V}$ $T_{\text{A}}=-40\sim 105^{\circ}\text{C}$	-5	-	5	%
$t_{\text{SU}}(\text{HSICLK14})$	HSICLK14 振荡器启动时间	$V_{\text{DD}}=3.3\text{V}$ $T_{\text{A}}=-40\sim 105^{\circ}\text{C}$	-	-	2	μs
$I_{\text{DDA}}(\text{HSICLK14})$	HSICLK14 振荡器功耗	-	-	72	-	μA

注：由综合评估得出，不在生产中测试。

低速内部 (LSICLK) RC 振荡器测试

表格 38 LSICLK 振荡器特性

符号	参数	最小值	典型值	最大值	单位
f_{LSICLK}	频率 ($V_{\text{DD}}=2-3.6\text{V}$, $T_{\text{A}}=-40\sim 105^{\circ}\text{C}$)	30	40	50	KHz
$t_{\text{SU}}(\text{LSICLK})$	LSICLK 振荡器启动时间 ($V_{\text{DD}}=3.3\text{V}$, $T_{\text{A}}=-40\sim 105^{\circ}\text{C}$)	-	30	-	μs
$I_{\text{DD}}(\text{LSICLK})$	LSICLK 振荡器功耗	-	0.5	-	μA

注：由综合评估得出，不在生产中测试。

5.3.7 低功耗模式唤醒时间

表格 39 唤醒时钟源参数

符号	参数	典型值	单位
t_{WUSLEEP}	从睡眠模式唤醒	4 SYSCLK cycles	μs
t_{WUSTOP}	从停机模式唤醒	3.1	
t_{WUSTDBY}	从待机模式唤醒	40	

注：唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.3.8 PLL 特性

表格 40 PLL 特性

符号	参数	数值 ⁽¹⁾			单位
		最小值	典型值	最大值	
$f_{\text{PLL_IN}}$	PLL 输入时钟	1	8	24	MHz
	PLL 输入时钟占空比	40	-	60	%
$f_{\text{PLL_OUT}}$	PLL 倍频输出时钟 ($V_{\text{DD}}=3.3\text{V}$, $T_{\text{A}}=-40\sim 105^{\circ}\text{C}$)	16	-	48	MHz
t_{LOCK}	PLL 锁相时间	-	-	90	μs

注：由综合评估得出，不在生产中测试。

5.3.9 存储器特性

FLASH 存储器

表格 41 FLASH 存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
t_{prog}	16 位编程时间	$T_A = -40 \sim 105^\circ\text{C}$ $V_{\text{DD}} = 2.0 \sim 3.6\text{V}$	-	17.9	-	μs
t_{ERASE}	页(1KB)擦除时间	$T_A = -40 \sim 105^\circ\text{C}$ $V_{\text{DD}} = 2.0 \sim 3.6\text{V}$	-	1.56	-	ms
t_{ME}	整片擦除时间	$T_A = 25^\circ\text{C}$ $V_{\text{DD}} = 3.3\text{V}$	-	6.4	-	ms
V_{prog}	编程电压	$T_A = -40 \sim 105^\circ\text{C}$	2.0	3.3	3.6	V
t_{RET}	数据保存时间	$T_A = 125^\circ\text{C}$	18	-	-	years
N_{RW}	擦写周期	$T_A = 25^\circ\text{C}$	100K	-	-	cycles

注：由综合评估得出，不在生产中测试。

5.3.10 I/O 端口特性

表格 42 直流特性($T_A = -40^\circ\text{C} \sim 105^\circ\text{C}$, $V_{\text{DD}} = 2 \sim 3.6\text{V}$)

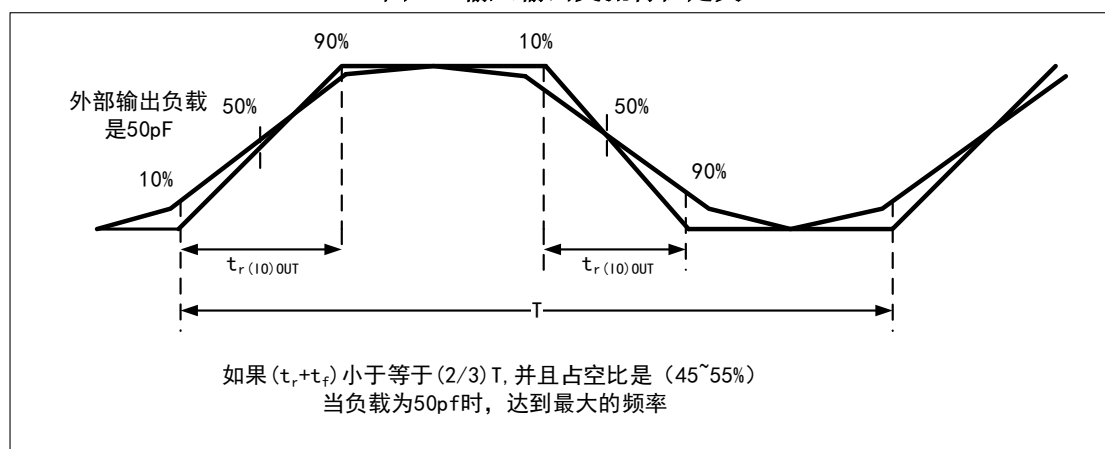
符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	输入低电平电压	TC 和 Tta I/O	-	-	$0.3V_{\text{DD}} + 0.1$	V
		FT 和 FTf I/O	-	-	$0.476V_{\text{DD}} - 0.4$	
		除 BOOT0 引脚外的所有 I/O 引脚	-	-	$0.3V_{\text{DD}}$	
V_{IH}	输入高电平电压	TC 和 Tta I/O	$0.447V_{\text{DD}} + 0.402$	-	-	V
		FT 和 FTf I/O	$0.5V_{\text{DD}} + 0.2$	-	-	
		除 BOOT0 引脚外的所有 I/O 引脚	$0.7V_{\text{DD}}$	-	-	
V_{hys}	施密特触发器迟滞	TC 和 Tta I/O		200		mV
		FT 和 FTf I/O		300		
I_{lk}	输入漏电流	数字模式下 TC, FT 和 FTf I/O Tta $V_{\text{SS}} \leq V_{\text{IN}} \leq V_{\text{DDIOX}}$	-	-	± 0.1	μA
		数字模式下 Tta $V_{\text{DDIOX}} \leq V_{\text{IN}} \leq V_{\text{DDA}}$	-	-	1	
		模拟模式下 Tta $V_{\text{SS}} \leq V_{\text{IN}} \leq V_{\text{DDA}}$	-	-	± 0.1	
		FT 和 FTf I/O ⁽¹⁾ $V_{\text{DDIOX}} \leq V_{\text{IN}} \leq 5\text{V}$	-	-	10	
R_{PU}	弱上拉等效电阻	$V_{\text{IN}} = V_{\text{SS}}$	30	40	50	k Ω

符号	参数	条件	最小值	典型值	最大值	单位
R_{PD}	弱下拉 等效电 阻	$V_{IN}=V_{DDIOx}$	30	40	50	$k\Omega$

表格 43 交流特性(TA=25℃)

MODEx[1:0] 的配置	符号	参数	条件	最小值	最大值	单位
10 (2MHz)	$f_{max(IO)out}$	最大频率	$C_L=50\text{ pF}$, $V_{DD}=2.4\sim3.6V$	-	2	MHz
	$t_{f(IO)out}$	输出高至低电平的下 降时间	$C_L=50\text{ pF}$, $V_{DD}=2.4\sim3.6V$	-	125	ns
	$t_r (IO)out$	输出低至高电平的上 升时间		-	125	
01 (10MHz)	$f_{max(IO)out}$	最大频率	$C_L=50\text{ pF}$, $V_{DD}=2.4\sim3.6V$	-	10	MHz
	$t_{f(IO)out}$	输出高至低电平的下 降时间	$C_L=50\text{ pF}$, $V_{DD}=2.4\sim3.6V$	-	25	ns
	$t_r (IO)out$	输出低至高电平的上 升时间		-	25	
11 (50MHz)	$f_{max(IO)out}$	最大频率	$C_L=30\text{ pF}$, $V_{DD}=2.7\sim3.6V$	-	50	MHz
	$t_{f(IO)out}$	输出高至低电平的下 降时间	$C_L=30\text{ pF}$, $V_{DD}=2.7\sim3.6V$	-	5	ns
	$t_r (IO)out$	输出低至高电平的上 升时间		-	5	
FM+ 配置	$f_{max(IO)out}$	最大频率 ⁽³⁾	$C_L=50pF$, V_{DDIOx} $=2.4\sim3.6V$	-	2	MHz
	$t_{f(IO)out}$	输出下降时间		-	34	ns
	$t_r (IO)out$	输出上升时间		-	34	

图 12 输入输出交流特性定义



表格 44 输出驱动电流特性(TA=25℃)

符号	参数	条件	最小值	最大值	单位
V _{OL}	I/O 引脚输出低电平电压	I _{IO} =8 mA V _{DDIOx} ≥2.7V	-	0.4	V
V _{OH}	I/O 引脚输出高电平电压		V _{DDIOx} -0.4	-	
V _{OL}	I/O 引脚输出低电平电压	I _{IO} =20 mA V _{DDIOx} ≥2.7V	-	1.3	V
V _{OH}	I/O 引脚输出高电平电压		V _{DDIOx} -1.3	-	

5.3.11 NRST 引脚特性

NRST 引脚输入驱动采用 CMOS 工艺，它连接了一个永久性上拉电阻 R_{PU}。

表格 45 NRST 引脚特性 (TA = -40~105℃, VCC=2~3.6V)

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL} (NRST)	NRST 输入低电平电压	-	-	-	0.31V _{DD} +0.065	V
V _{IH} (NRST)	NRST 输入高电平电压	-	0.446V _{DD} +0.405			
V _{hys} (NRST)	NRST 施密特触发器电压迟滞	-	-	300	-	mV
R _{PU}	弱上拉等效电阻	V _{IN} =V _{SS}	30	40	50	kΩ

5.3.12 通信接口

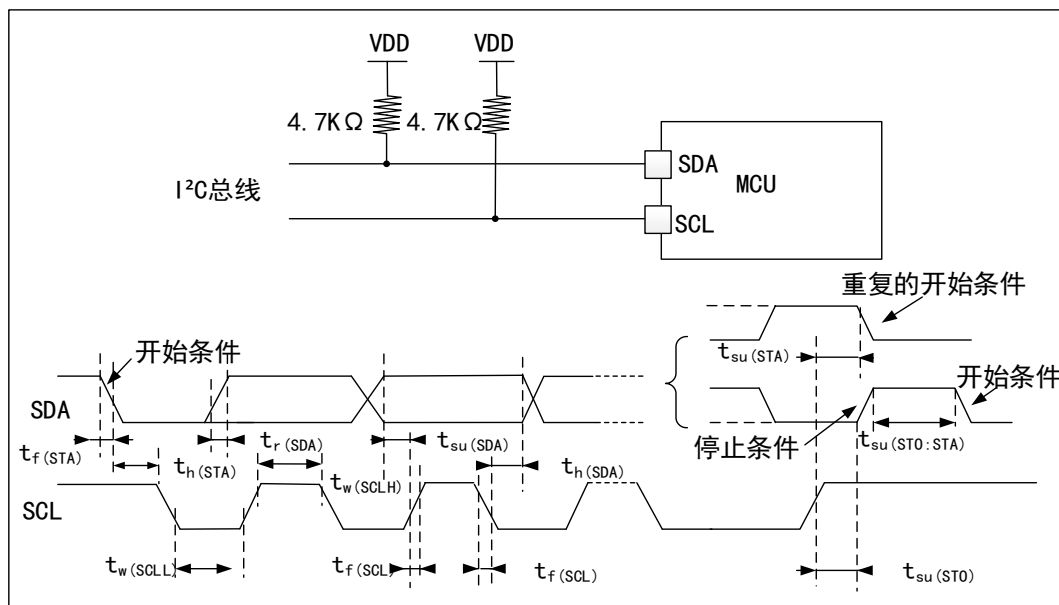
I2C 接口特性

- 标准模式 (Sm): 比特率高达 100kbit/s
- 快速模式 (Fm): 比特率高达 400 kbit/s
- 超快速模式 (Fm+): 比特率高达 1Mbit/s

表格 46 I2C 接口特性(TA=25℃, VDD=3.3V)

符号	参数	标准 I2C		快速 I2C		超快速 I2C		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t _w (SCLL)	SCL 时钟低时间	4.84	-	1.21	-	0.52	-	μs
t _w (SCLH)	SCL 时钟高时间	5.09	-	1.14	-	0.46	-	
t _{su} (SDA)	SDA 建立时间	4460	-	860	-	321	-	ns
t _h (SDA)	SDA 数据保持时间	-	3450	0	252	0	145	
t _r (SDA) t _r (SCL)	SDA 和 SCL 上升时间	-	500	-	300	-	120	
t _f (SDA) / t _f (SCL)	SDA 和 SCL 下降时间	-	9.86	-	8.12	-	4	
t _h (STA)	开始条件保持时间	4.96	-	1		0.33	-	μs
t _{su} (STA)	重复的开始条件建立时间	5.16	-	1.21	-	0.64	-	
t _{su} (STO)	停止条件建立时间	4.50	-	1.21	-	0.54	-	μs
t _w (STO:STA)	停止条件至开始条件的 时间(总线空闲)	4.67	-	1.37	-	0.77	-	μs

图 13 总线交流波形和测量电路



注：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

SPI 接口特性

表格 47 SPI 特性(T_A = 25°C, V_{DD} = 3.3V)

符号	参数	条件	最小值	最大值	单位
f _{SCK} 1/t _c (SCK)	SPI 时钟频率	主模式	-	18	MHz
		从模式	-	18	
t _r (SCK) t _f (SCK)	SPI 时钟上升和下降时间	负载电容：C = 15pF	-	6	ns
t _{su} (NSS)	NSS 建立时间	从模式	223		ns
t _h (NSS)	NSS 保持时间	从模式	65		ns
t _w (SCKH) t _w (SCKL)	SCK 高和低的时间	主模式，f _{PCLK} = 36MHz， 预分频系数=4	54	57	ns
t _{su} (MI) t _{su} (SI)	数据输入建立时间	主模式	12		ns
		从模式	20		
t _h (MI) t _h (SI)	数据输入保持时间	主模式	34		ns
		从模式	22		
t _a (SO)	数据输出访问时间	从模式，f _{PCLK} = 20MHz		17	ns
t _{dis} (SO)	数据输出禁止时间	从模式		18	ns
t _v (SO)	数据输出有效时间	从模式(使能边沿之后)		16	ns
t _v (MO)	数据输出有效时间	主模式(使能边沿之后)		6	ns
t _h (SO) t _h (MO)	数据输出保持时间	从模式(使能边沿之后)	11.5		ns
		主模式(使能边沿之后)	2		

图 14 SPI 时序图 — 从模式和 CPHA=0

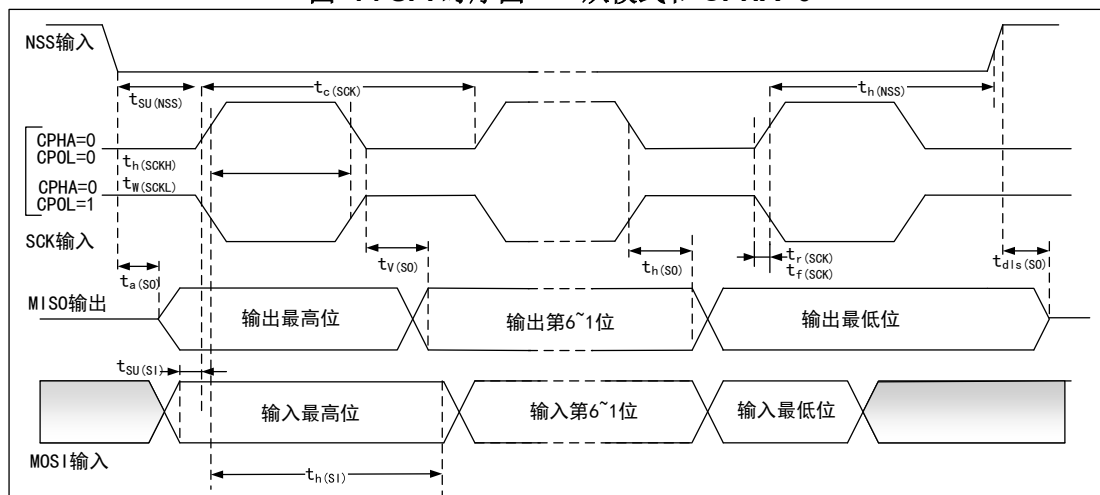
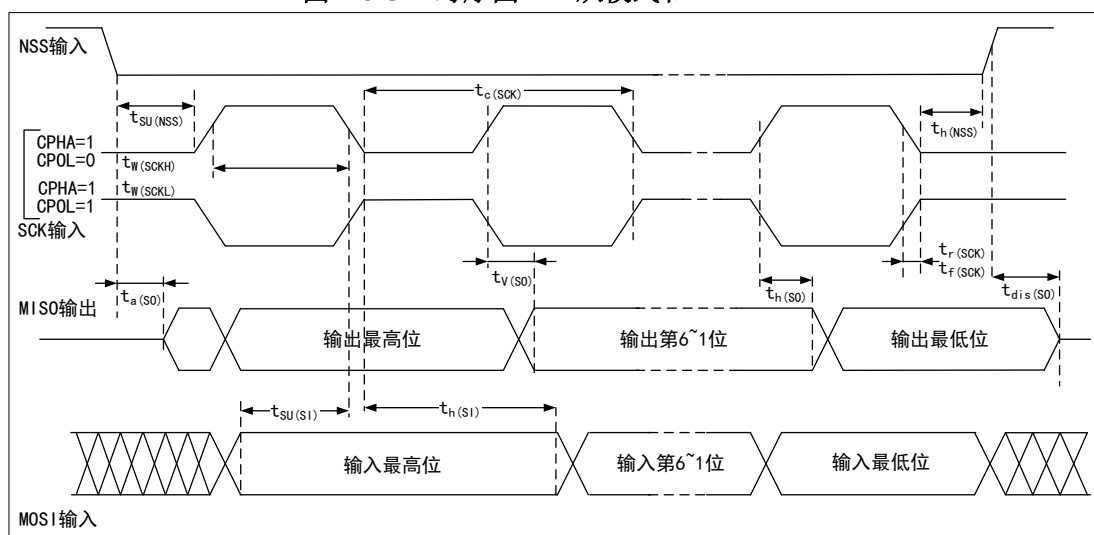
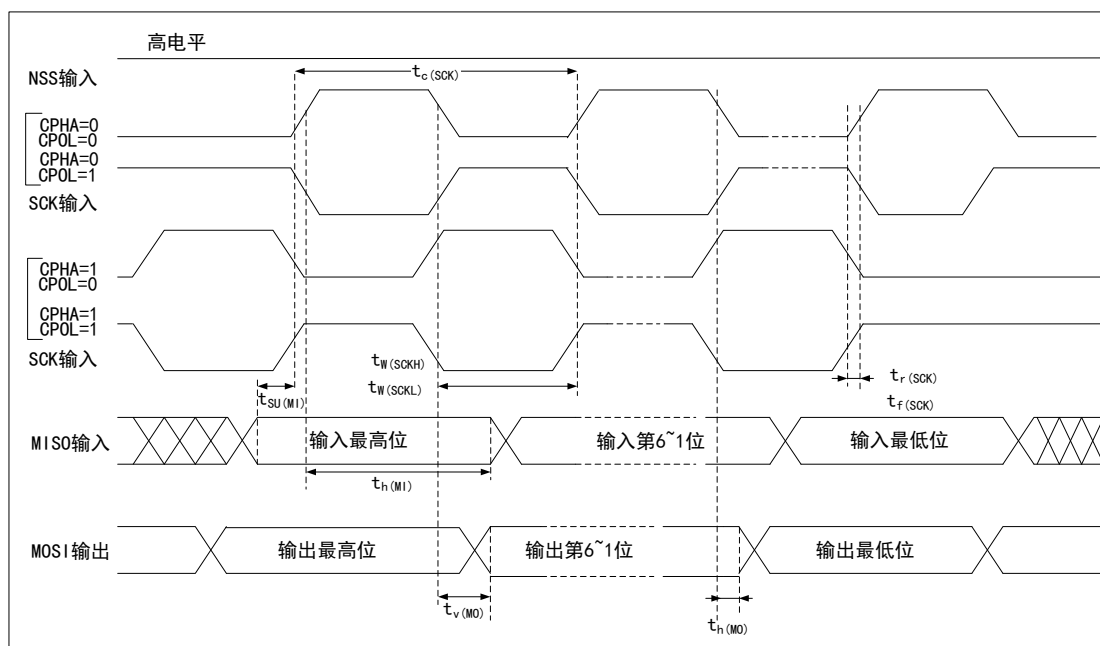


图 15 SPI 时序图 — 从模式和 CPHA=1



注：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

图 16 SPI 时序图 — 主模式



注：测量点设置于 CMOS 电平：0.3V_{DD} 和 0.7V_{DD}。

5.3.13 12 位 ADC 特性

表格 48 12-bit ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	供电电压	-	2.4	-	3.6	V
f _{ADC}	ADC 频率	-	0.6	-	14	MHz
C _{ADC}	内部采样和保持电容	-	-	8	-	pF
R _{ADC}	采样电阻	-	-	-	1000	Ω
t _s	采样时间	f _{ADC} = 14 MHz	0.107	-	17.1	μs
T _{CONV}	采样和转换时间	f _{ADC} = 14 MHz, 12-bit 转换	1	-	18	μs

表格 49 12-bit ADC 精度

符号	参数	条件	典型值	最大值	单位
E _T	综合误差	f _{PCLK} =48MHz, f _{ADC} =14MHz, V _{DDA} =2.4V-3.6V T _A =-40℃~105℃	3.4	4.0	LSB
E _O	偏移误差		2.1	3	
E _G	增益误差		0.6	1.3	
E _D	微分线性误差		0.65	1.3	
E _L	积分线性误差		1.32	1.65	

5.3.14 DAC 特性

测试参数说明：

- DNL 微分非线性误差：两个连续代码之间的偏差——1LSB
- INL 积分非线性误差：代码 i 处测得的值与代码 0 及最后一个代码 4095 之间连线上代码 i 处的值之间的差

表格 50 DAC 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	模拟电源电压	-	2.4	-	3.6	V
R _{LOAD}	阻性负载	缓冲器打开，负载与 V _{SSA} 连接	5	-	-	kΩ
		缓冲器打开，负载与 V _{DDA} 连接	-	-	-	
R _O	输出阻抗	缓冲器关闭，DAC_OUT 和 V _{SS} 之间的阻性负载是 1.5MΩ	-	-	15	kΩ
C _{LOAD}	容性负载	缓冲器打开，在 DAC_OUT 引脚处的最大容性负载	-	-	50	pF
DAC_OUT	DAC_OUT 输出的电压	缓冲器打开，对应 V _{DDA} =3.6V 时的 12 位输入代码(0x0E0)至(0xF1C)以及 V _{DDA} =2.4V 时的(0x155)和(0xEAB)	0.2	-	V _{DDA-0.2}	V
		缓冲器关闭，对应 V _{DDA} =3.6V 时的 12 位输入代码(0x0E0)至(0xF1C)以及 V _{DDA} =2.4V 时的(0x155)和(0xEAB)	-	0.5	V _{DDA-1LSB}	mV
I _{DDA}	DAC 处于静止模式的功耗	无负载，输入端采用中间代码(0x800)	-	-	295	uA
		无负载，输入端采用差代码(0xF1C)	-	-	340	
DNL	微分非线性误差	配置 12 位 DAC	-	-	±2	LSB
INL	积分非线性误差	配置 12 位 DAC	-	-	±4	LSB
Offset	偏移误差	V _{DDA} =3.6 配置 12 位 DAC	-	-	±10	LSB
Gain error	增益误差	配置 12 位 DAC	-	-	±0.4	%

注：由综合评估得出，不在生产中测试。

5.3.15 比较器（COMP）

表格 51 比较器特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{DDA}	模拟电源电压	-	V _{DD}	-	3.6	V
V _{IN}	比较器输入电压范围	-	0	-	V _{DDA}	-
t _D	全范围步进，超载 100mV 的传播延时	极低功耗模式	-	2	7	μs
		低功耗模式	-	0.7	2.1	
		中等功耗模式	-	0.3	1.2	

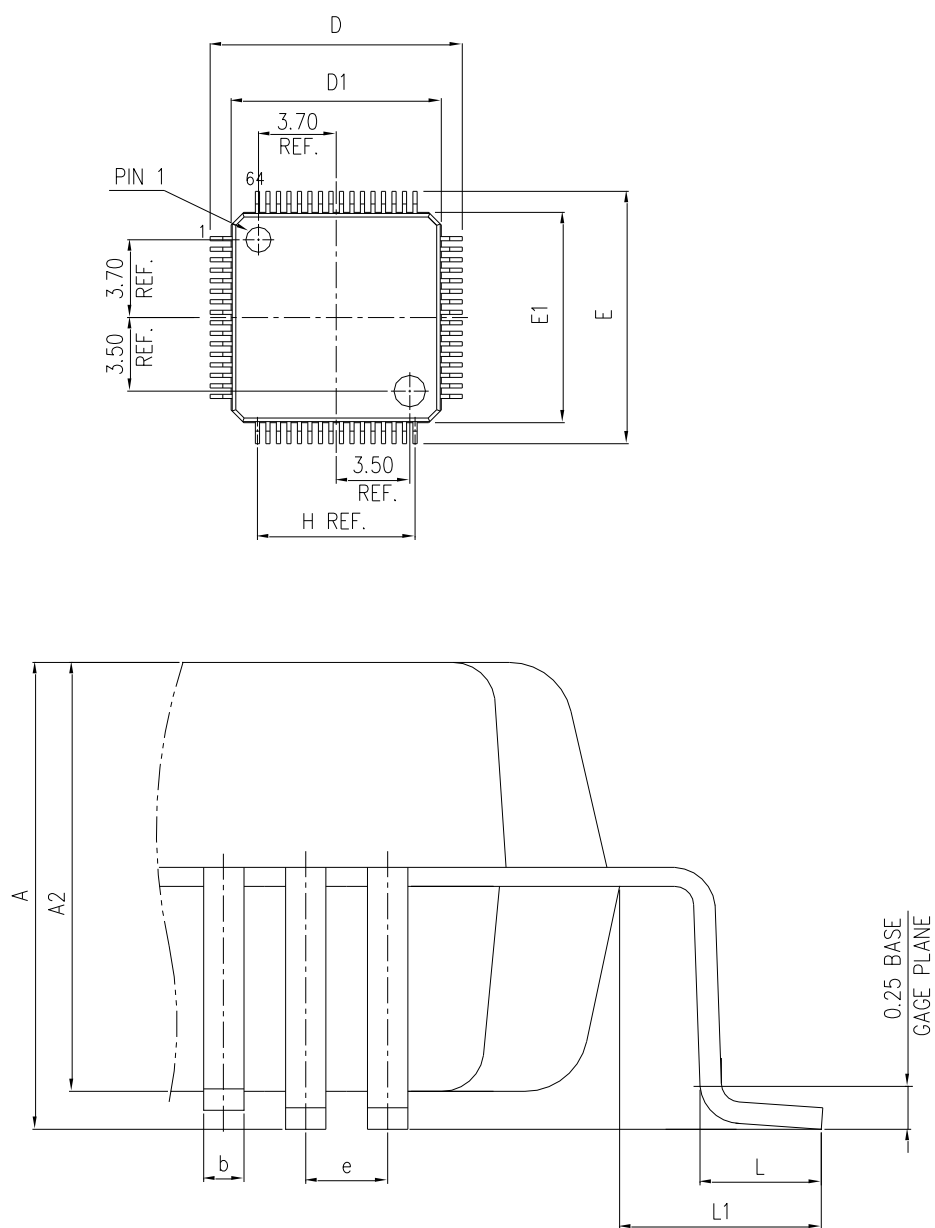
符号	参数	条件		最小值	典型值	最大值	单位
		全速模式	$V_{DDA} \geq 2.7V$	-	90	180	ns
			$V_{DDA} < 2.7V$	-	110	300	
V_{OFFSET}	偏移误差	-		-	+4	± 10	mv

注：由综合评估得出，不在生产中测试。

6 封装信息

6.1 LQFP64 封装信息

图 17 LQFP64 封装图



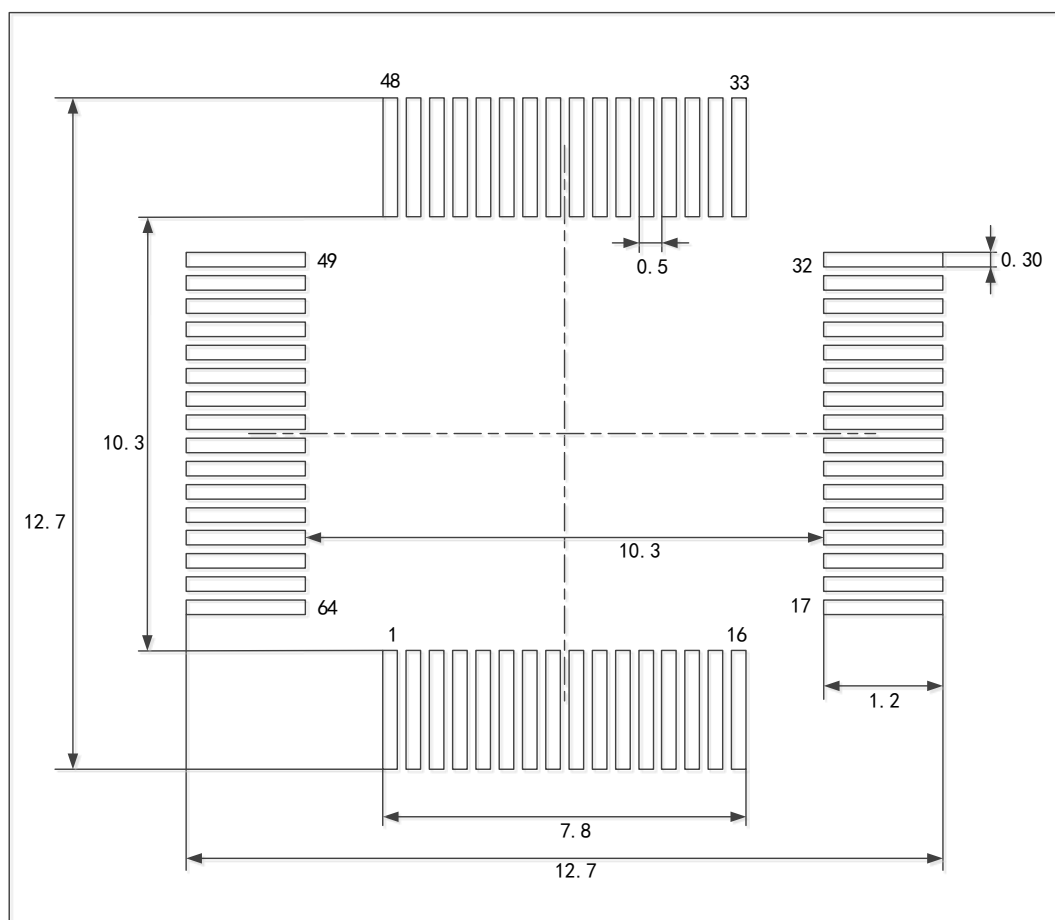
注：图不是按比例绘制。

表格 52 LQFP64 封装数据

S/N	SYM	DIMENSIONS	REMARKS
1	A	MAX.1.600	OVERALL HEIGHT
2	A2	1.400±0.050	PKG THICKNESS
3	D	12.000±0.200	LEAD TIP TO TIP
4	D1	10.000±0.100	PKG LENGTH
5	E	12.000±0.200	LEAD TIP TO TIP
6	E1	10.000±0.100	PKG WIDTH
7	L	0.600±0.150	FOOT LENGTH
8	L1	1.000 REF.	LEAD LENGTH
9	e	0.500 BASE	LEAD PITCH
10	H(REF.)	(7.500)	GUM.LEAD PITCH
11	b	0.220±0.050	LEAD WIDTH

注：以英寸为单位的值从 mm 转换为 4 位小数。

图 18 LQFP64 焊接 Layout 建议



注：尺寸单位为毫米。

图 19 LQFP64 打码规范

公司Logo →

产品系列 →

具体型号 →



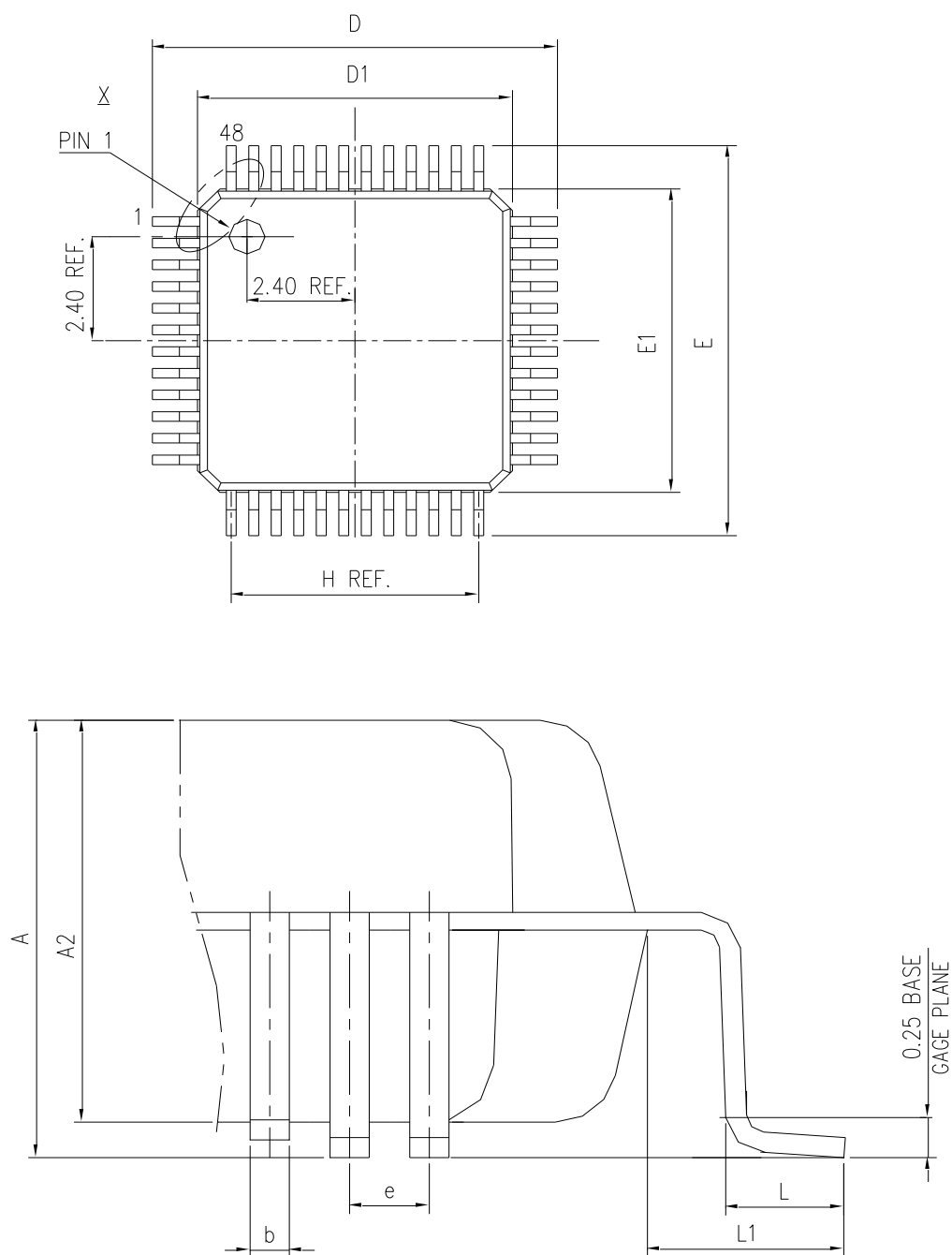
← 版本号

← 年份及周数

← ARM授权logo

6.2 LQFP48 封装信息

图 20 LQFP48 封装图



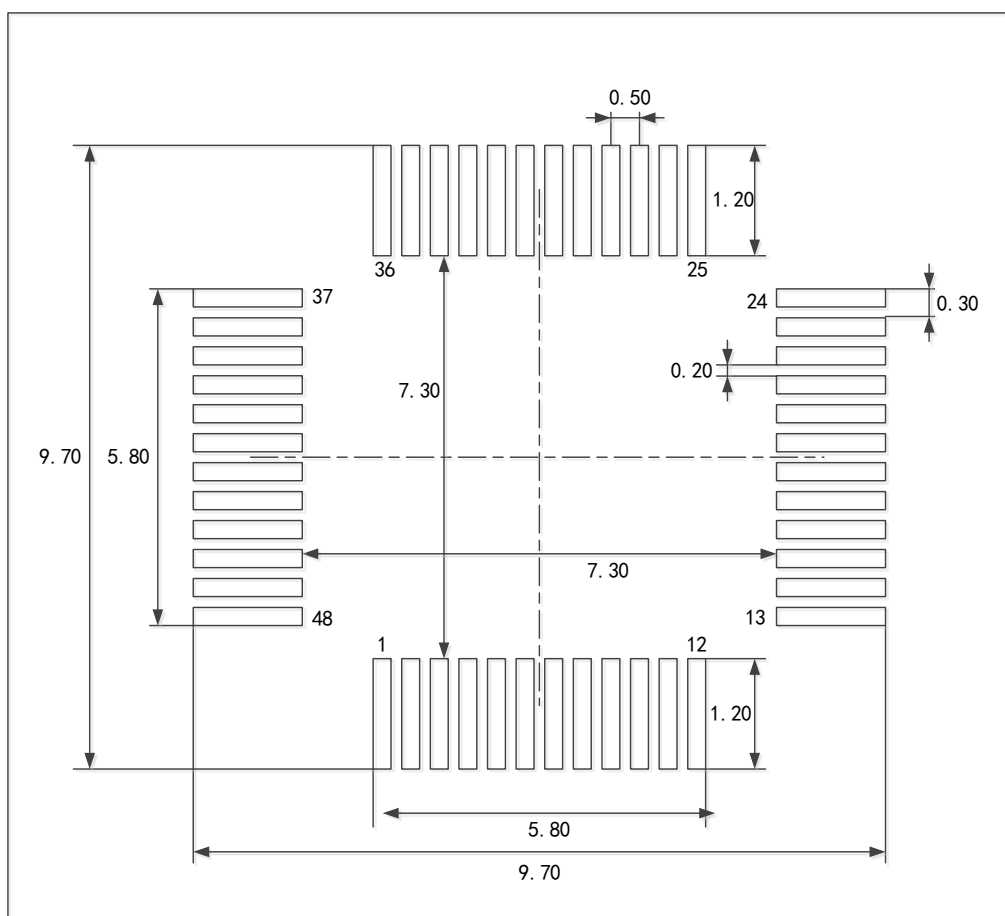
注：图不是按比例绘制。

表格 53 LQFP48 封装数据

S/N	SYM	DIMENSIONS	REMARKS
1	A	MAX.1.60	OVERALL HEIGHT
2	A2	1.40±0.05	PKG THICKNESS
3	D	9.00±0.20	LEAD TIP TO TIP
4	D1	7.00±0.10	PKG LENGTH
5	E	9.00±0.20	LEAD TIP TO TIP
6	E1	7.00±0.10	PKG WIDTH
7	L	0.60±0.15	FOOT LENGTH
8	L1	1.00 REF.	LEAD LENGTH
9	e	0.50 BASE	LEAD PITCH
10	H(REF.)	(5.50)	GUM.LEAD PITCH
11	b	0.22±0.050	LEAD WIDTH

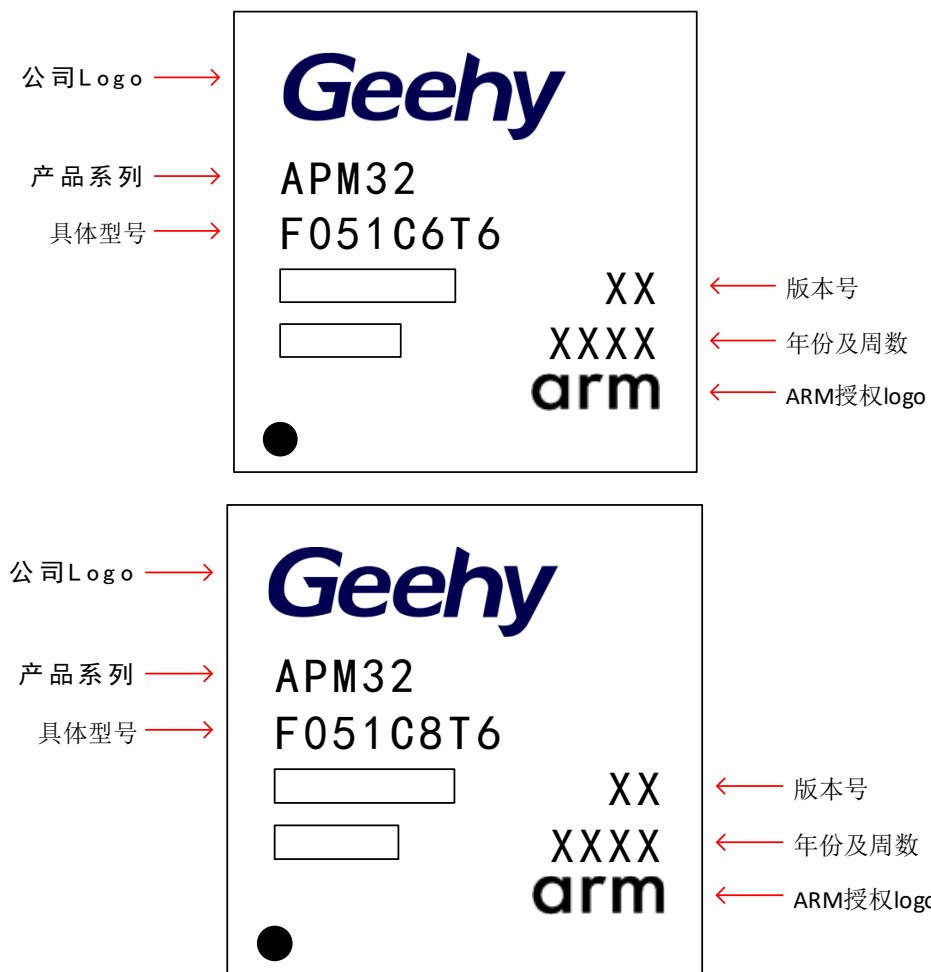
注：以英寸为单位的值从 mm 转换为 4 位小数。

图 21 LQFP48 焊接 Layout 建议



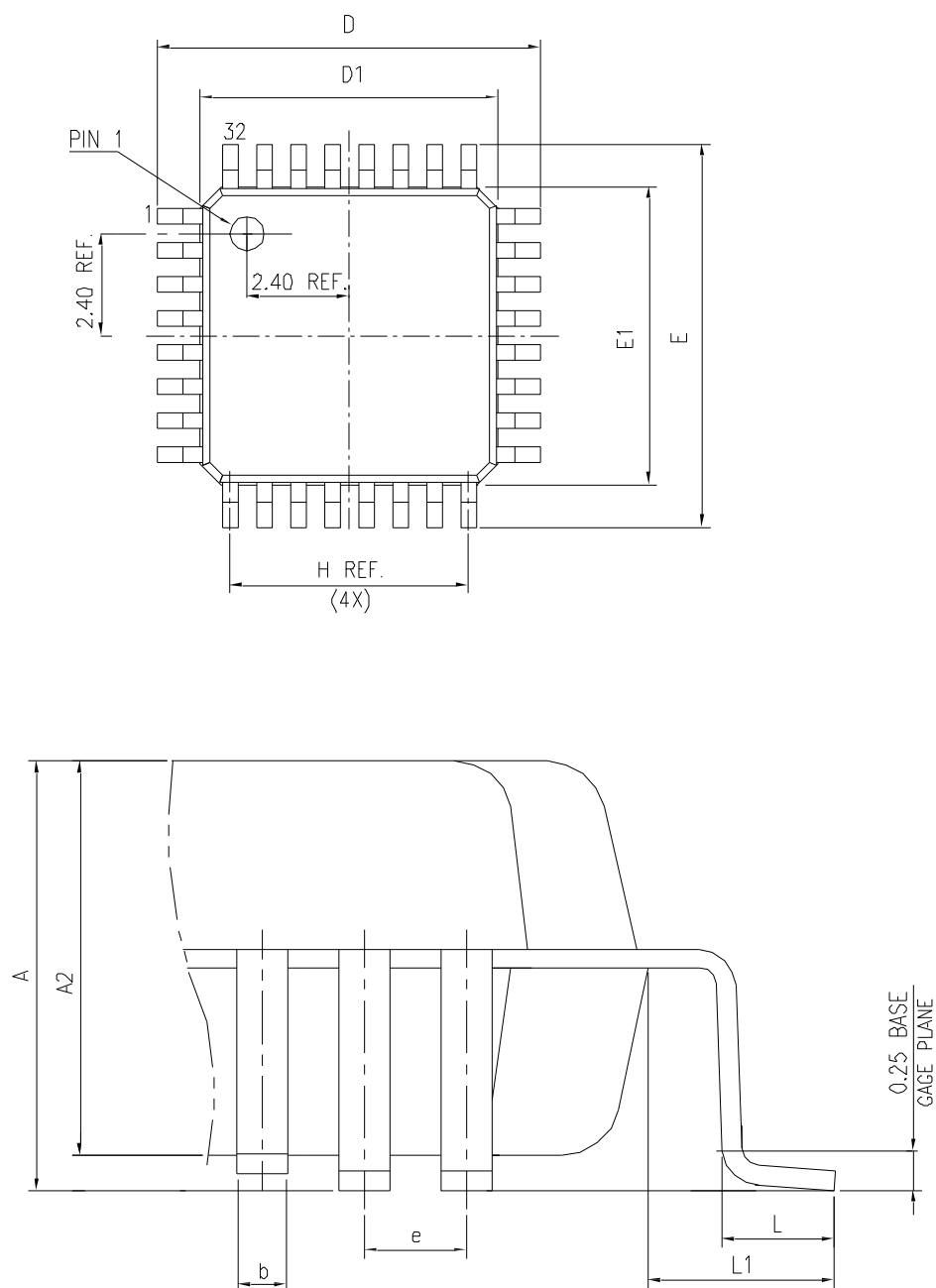
注：尺寸单位为毫米。

图1 LQFP48 打码规范



6.3 LQFP32 封装信息

图 22 LQFP32 封装图



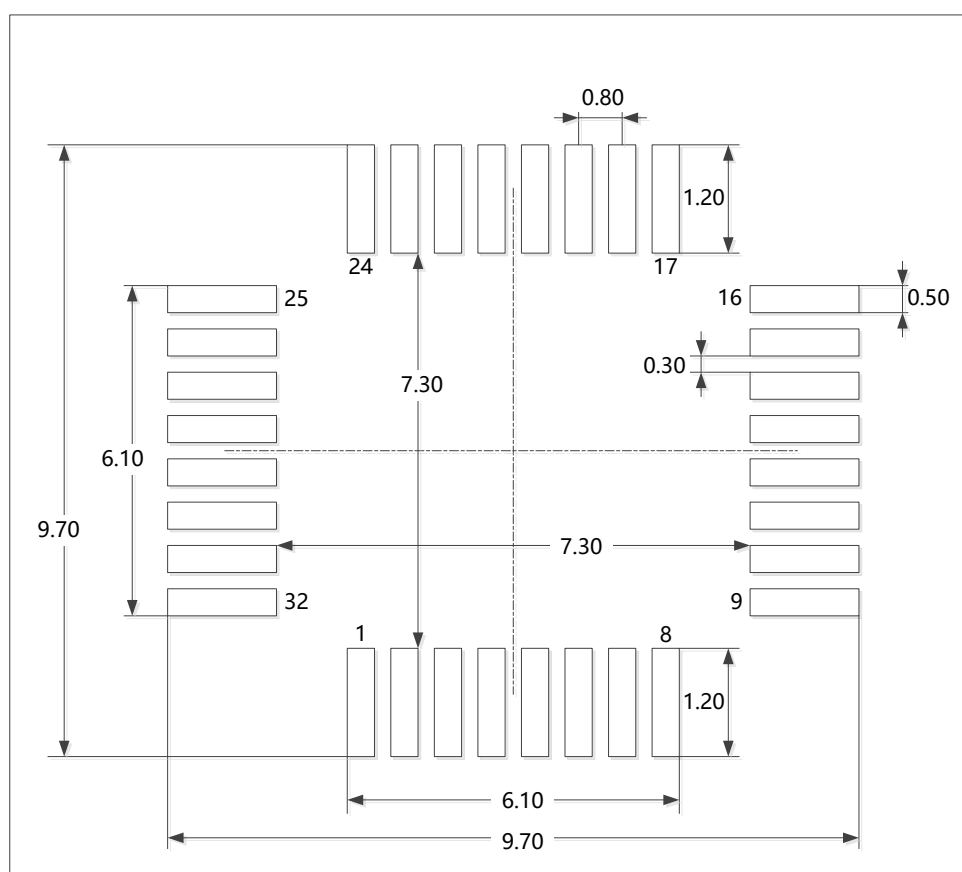
注：图不是按比例绘制。

表格 54 LQFP32 封装数据

S/N	SYM	DIMENSIONS	REMARKS
1	A	MAX.1.6	OVERALL HEIGHT
2	A2	1.40±0.05	PKG THICKNESS
3	D	9.00±0.20	LEAD TIP TO TIP
4	D1	7.00±0.10	PKG LENGTH
5	E	9.00±0.20	LEAD TIP TO TIP
6	E1	7.00±0.10	PKG WIDTH
7	L	0.60±0.15	FOOT LENGTH
8	L1	1.00 REF.	LEAD LENGTH
9	e	0.80 BASE	LEAD PITCH
10	H(REF.)	(5.60)	GUM.LEAD PITCH
11	b	0.370±0.080/0.070	LEAD WIDTH

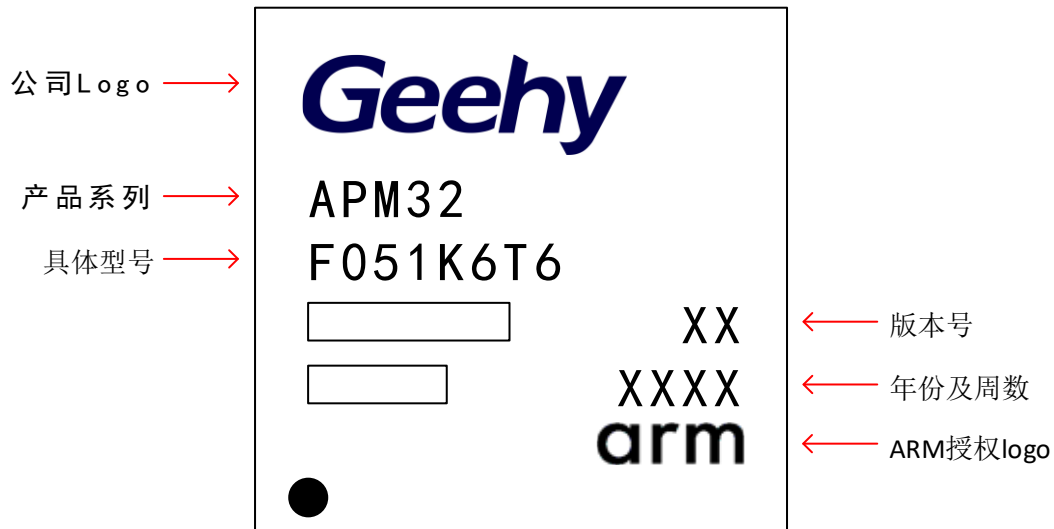
注：以英寸为单位的值从 mm 转换为 4 位小数。

图 23 LQFP32 焊接 Layout 建议



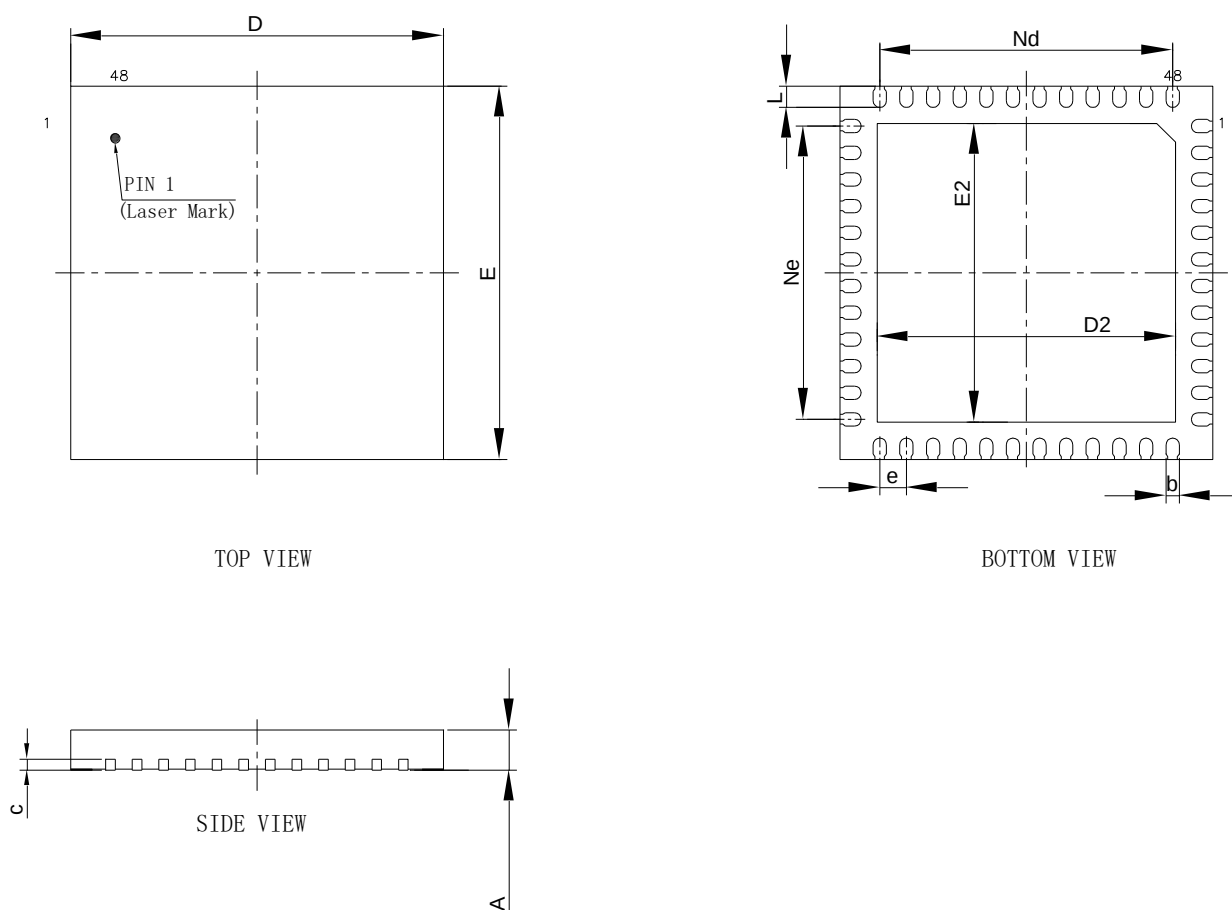
注：尺寸单位为毫米。

图 24 LQFP32 打码规范



6.4 QFN48 封装信息

图 25 QFN48 封装图



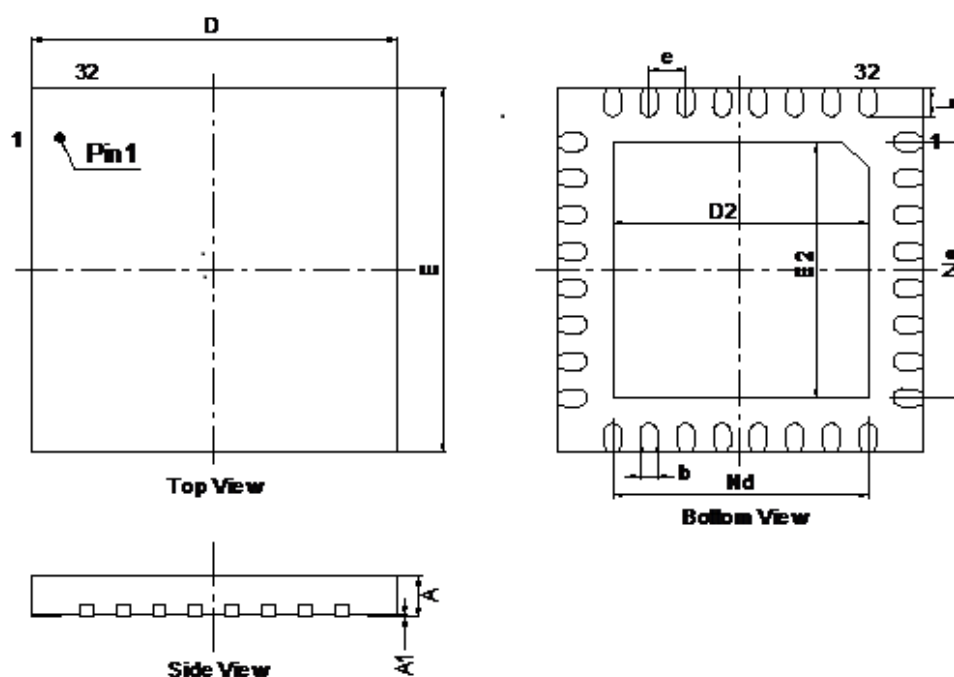
表格 55 QFN48 封装数据

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.20	0.25	0.30
c	0.203REF		
e	0.50BSC		
Ne	5.50BSC		
Nd	5.50BSC		
D	6.90	7.00	7.10
D2	5.50	5.60	5.70
E	6.90	7.00	7.10
E2	5.50	5.60	5.70
L	0.35	0.40	0.45

注：尺寸单位为毫米。

6.5 QFN32 封装信息

图 28 QFN32 封装图



表格 56 QFN32 封装数据

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.5	0.55	0.6
A1	0	0.02	0.05
b	0.19	0.24	0.29
D	4.9	5	5.1
D2	3.4	3.5	3.6
e	0.50BSC		
Nd	3.50BSC		
E	4.9	5	5.1
E2	3.4	3.5	3.6
Ne	3.50BSC		
L	0.35	0.4	0.45

图 29 QFN32 焊接 Layout 建议

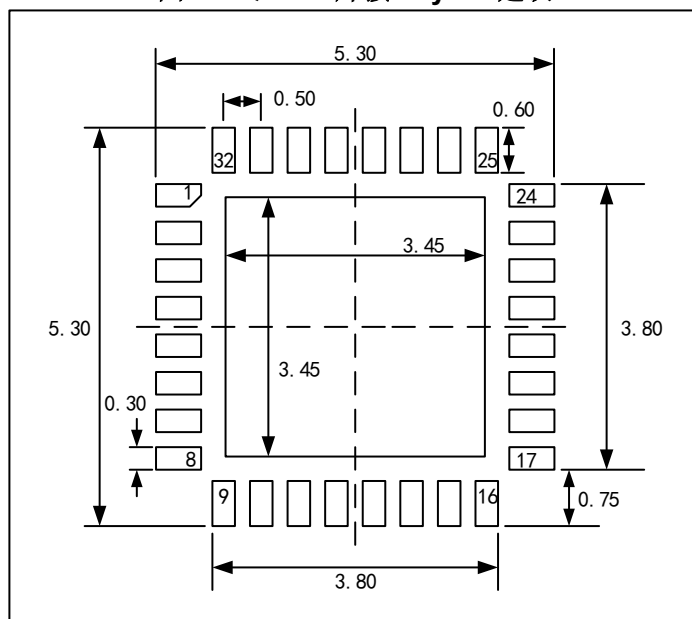
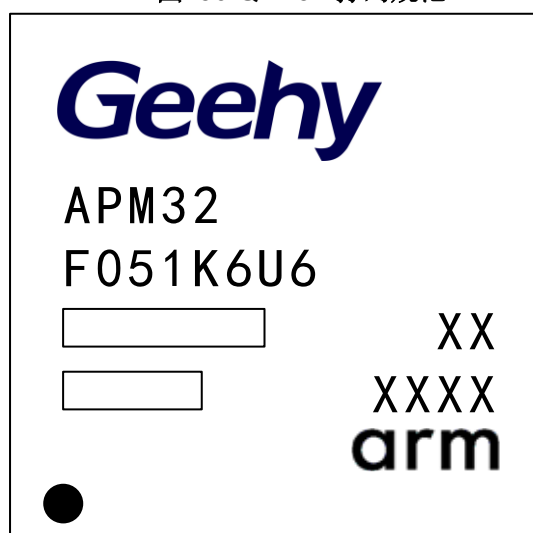


图 30 QFN32 打码规范

公司 Logo →

产品系列 →

具体型号 →



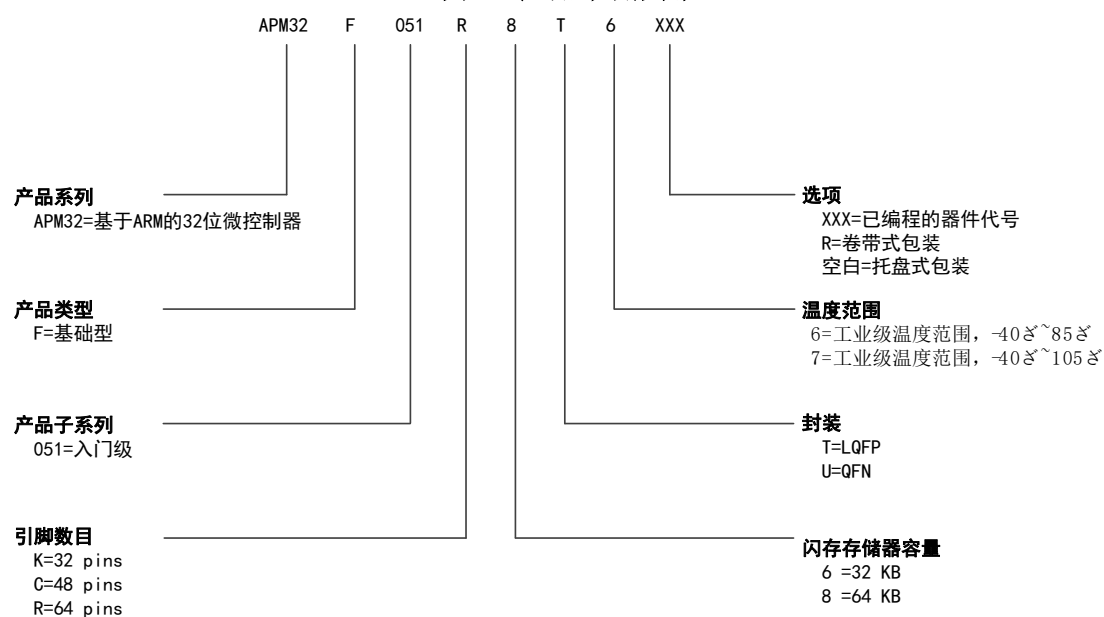
← 版本号

← 年份及周数

← ARM授权logo

7 订货信息

图 31 产品命名规则



表格 57 订货信息列表

订货编码	FLASH(KB)	SRAM(KB)	封装	SPQ	温度范围
APM32F051K6U6-R	32	8	QFN32	5000	工业级 -40℃~85℃
APM32F051K6U6	32	8	QFN32	4900	工业级 -40℃~85℃
APM32F051K8U6-R	64	8	QFN32	5000	工业级 -40℃~85℃
APM32F051K8U6	64	8	QFN32	4900	工业级 -40℃~85℃
APM32F051C6U6-R	32	8	QFN48	2500	工业级 -40℃~85℃
APM32F051C6U6	32	8	QFN48	2600	工业级 -40℃~85℃
APM32F051C8U6-R	64	8	QFN48	2500	工业级 -40℃~85℃
APM32F051C8U6	64	8	QFN48	2600	工业级 -40℃~85℃
APM32F051K6T6-R	32	8	LQFP32	2000	工业级 -40℃~85℃
APM32F051K6T6	32	8	LQFP32	2500	工业级 -40℃~85℃
APM32F051K8T6-R	64	8	LQFP32	2000	工业级 -40℃~85℃
APM32F051K8T6	64	8	LQFP32	2500	工业级 -40℃~85℃
APM32F051C6T6-R	32	8	LQFP48	2000	工业级 -40℃~85℃
APM32F051C6T6	32	8	LQFP48	2500	工业级 -40℃~85℃
APM32F051C8T6-R	64	8	LQFP48	2000	工业级 -40℃~85℃
APM32F051C8T6	64	8	LQFP48	2500	工业级 -40℃~85℃
APM32F051R6T6-R	32	8	LQFP64	1000	工业级 -40℃~85℃

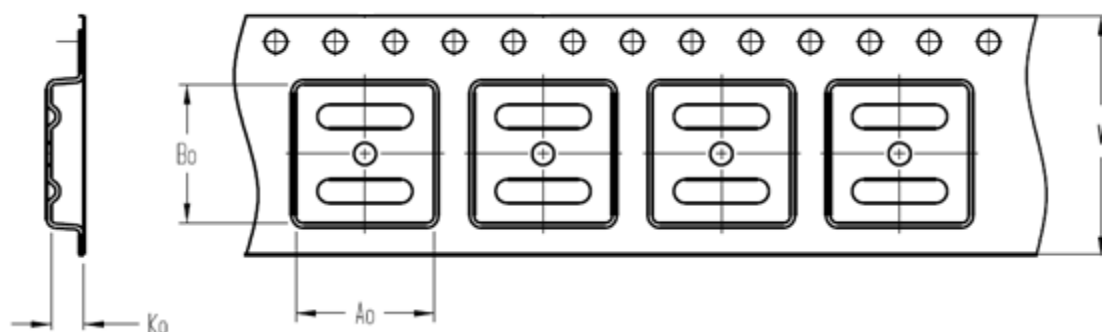
订货编码	FLASH(KB)	SRAM(KB)	封装	SPQ	温度范围
APM32F051R6T6	32	8	LQFP64	1600	工业级 -40℃~85℃
APM32F051R8T6-R	64	8	LQFP64	1000	工业级 -40℃~85℃
APM32F051R8T6	64	8	LQFP64	1600	工业级 -40℃~85℃
APM32F051K6U7-R	32	8	QFN32	5000	工业级 -40℃~105℃
APM32F051K6U7	32	8	QFN32	4900	工业级 -40℃~105℃
APM32F051K8U7-R	64	8	QFN32	5000	工业级 -40℃~105℃
APM32F051K8U7	64	8	QFN32	4900	工业级 -40℃~105℃
APM32F051C6U7-R	32	8	QFN48	2500	工业级 -40℃~105℃
APM32F051C6U7	32	8	QFN48	2600	工业级 -40℃~105℃
APM32F051C8U7-R	64	8	QFN48	2500	工业级 -40℃~105℃
APM32F051C8U7	64	8	QFN48	2600	工业级 -40℃~105℃
APM32F051K6T7-R	32	8	LQFP32	2000	工业级 -40℃~105℃
APM32F051K6T7	32	8	LQFP32	2500	工业级 -40℃~105℃
APM32F051K8T7-R	64	8	LQFP32	2000	工业级 -40℃~105℃
APM32F051K8T7	64	8	LQFP32	2500	工业级 -40℃~105℃
APM32F051C6T7-R	32	8	LQFP48	2000	工业级 -40℃~105℃
APM32F051C6T7	32	8	LQFP48	2500	工业级 -40℃~105℃
APM32F051C8T7-R	64	8	LQFP48	2000	工业级 -40℃~105℃
APM32F051C8T7	64	8	LQFP48	2500	工业级 -40℃~105℃
APM32F051R6T7-R	32	8	LQFP64	1000	工业级 -40℃~105℃
APM32F051R6T7	32	8	LQFP64	1600	工业级 -40℃~105℃
APM32F051R8T7-R	64	8	LQFP64	1000	工业级 -40℃~105℃
APM32F051R8T7	64	8	LQFP64	1600	工业级 -40℃~105℃

注：SPQ=最小包装数量

8 包装信息

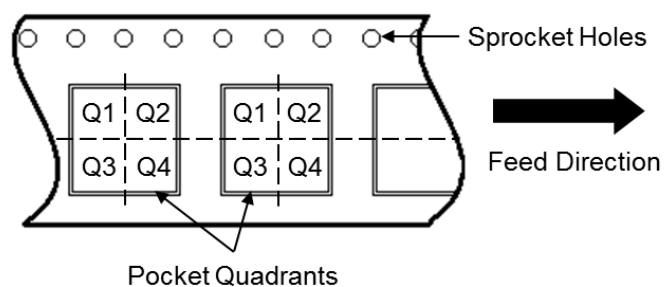
8.1 带状包装

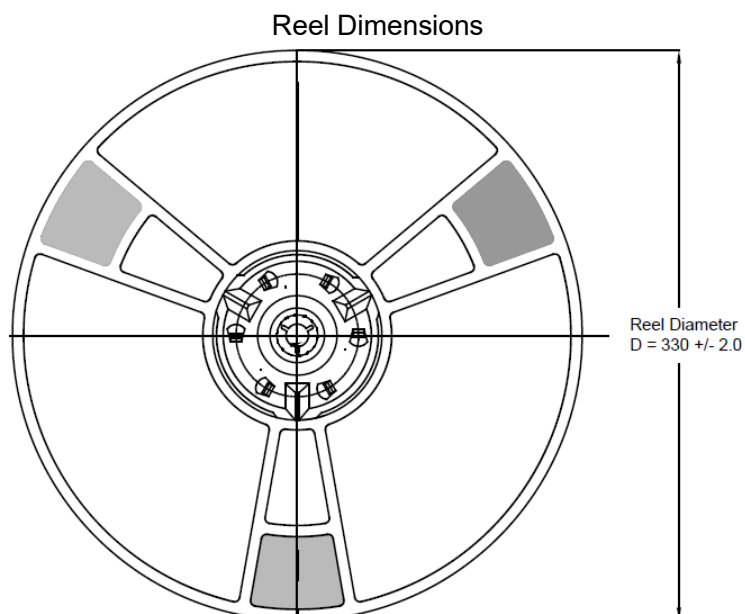
图 32 带状包装规格图



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape

Quadrant Assignments for PIN1 Orientation in Tape





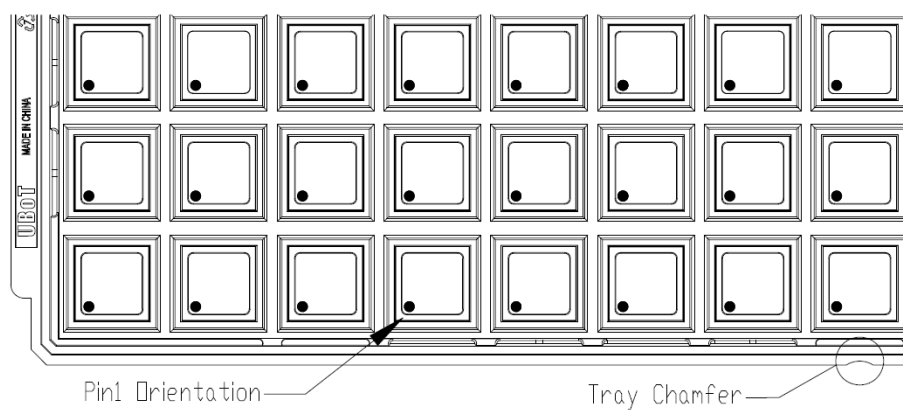
表格 58 带状包装参数规格表

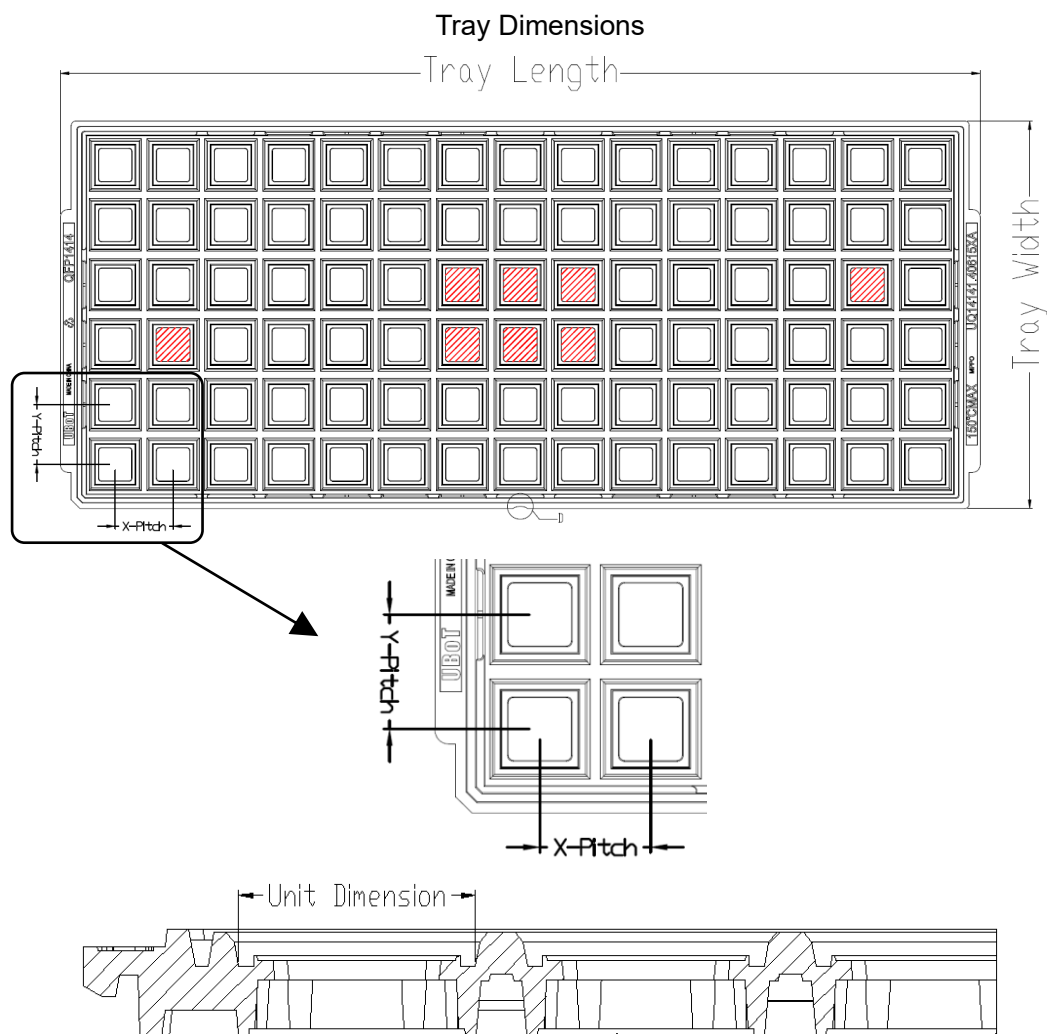
Device	Package Type	Pins	SPQ	Reel Diameter (mm)	A0 (mm)	B0 (mm)	K0 (mm)	W (mm)	Pin1 Quadrant
APM32F051R6T6	LQFP	64	1000	330	12.35	12.35	2.2	24	Q1
APM32F051R8T6	LQFP	64	1000	330	12.35	12.35	2.2	24	Q1
APM32F051C6T6	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
APM32F051C8T6	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
APM32F051K6T6	LQFP	32	2000	330	9.3	9.3	2.2	16	Q1
APM32F051K8T6	LQFP	32	2000	330	9.3	9.3	2.2	16	Q1
APM32F051C6U6	QFN	48	2500	330	7.4	7.4	1.4	16	Q1
APM32F051C8U6	QFN	48	2500	330	7.4	7.4	1.4	16	Q1
APM32F051K6U6	QFN	32	5000	330	5.3	5.3	0.8	12	Q1
APM32F051K8U6	QFN	32	5000	330	5.3	5.3	0.8	12	Q1
APM32F051R6T7	LQFP	64	1000	330	12.35	12.35	2.2	24	Q1
APM32F051R8T7	LQFP	64	1000	330	12.35	12.35	2.2	24	Q1
APM32F051C6T7	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
APM32F051C8T7	LQFP	48	2000	330	9.3	9.3	2.2	16	Q1
APM32F051K6T7	LQFP	32	2000	330	9.3	9.3	2.2	16	Q1
APM32F051K8T7	LQFP	32	2000	330	9.3	9.3	2.2	16	Q1
APM32F051C6U7	QFN	48	2500	330	7.4	7.4	1.4	16	Q1
APM32F051C8U7	QFN	48	2500	330	7.4	7.4	1.4	16	Q1
APM32F051K6U7	QFN	32	5000	330	5.3	5.3	0.8	12	Q1

Device	Package Type	Pins	SPQ	Reel Diameter (mm)	A0 (mm)	B0 (mm)	K0 (mm)	W (mm)	Pin1 Quadrant
APM32F051K8U7	QFN	32	5000	330	5.3	5.3	0.8	12	Q1

8.2 托盘包装

图 33 托盘包装示意图





表格 59 托盘包装参数规格表

Device	Package Type	Pins	SPQ	X-Dimension (mm)	Y-Dimension (mm)	X-Pitch (mm)	Y-Pitch (mm)	Tray Length (mm)	Tray Width (mm)
APM32F051R6T6	LQFP	64	1600	12.3	12.3	15.2	15.7	322.6	135.9
APM32F051R8T6	LQFP	64	1600	12.3	12.3	15.2	15.7	322.6	135.9
APM32F051C6T6	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051C8T6	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051K6T6	LQFP	32	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051K8T6	LQFP	32	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051C6U6	QFN	48	2600	7.25	7.25	11.8	12.8	322.6	135.9
APM32F051C8U6	QFN	48	2600	7.25	7.25	11.8	12.8	322.6	135.9
APM32F051K6U6	QFN	32	4900	5.2	5.2	8.7	9.0	322.6	135.9
APM32F051K8U6	QFN	32	4900	5.2	5.2	8.7	9.0	322.6	135.9
APM32F051R6T7	LQFP	64	1600	12.3	12.3	15.2	15.7	322.6	135.9

Device	Package Type	Pins	SPQ	X- Dimension (mm)	Y- Dimension (mm)	X- Pitch (mm)	Y- Pitch (mm)	Tray Length (mm)	Tray Width (mm)
APM32F051R8T7	LQFP	64	1600	12.3	12.3	15.2	15.7	322.6	135.9
APM32F051C6T7	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051C8T7	LQFP	48	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051K6T7	LQFP	32	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051K8T7	LQFP	32	2500	9.7	9.7	12.2	12.6	322.6	135.9
APM32F051C6U7	QFN	48	2600	7.25	7.25	11.8	12.8	322.6	135.9
APM32F051C8U7	QFN	48	2600	7.25	7.25	11.8	12.8	322.6	135.9
APM32F051K6U7	QFN	32	4900	5.2	5.2	8.7	9.0	322.6	135.9
APM32F051K8U7	QFN	32	4900	5.2	5.2	8.7	9.0	322.6	135.9

9 常用功能模块命名

表格 60 常用功能模块命名

全称	简称
复位管理单元	RMU
时钟管理单元	CMU
复位和时钟管理	RCM
外部中断	EINT
通用 IO	GPIO
复用 IO	AFIO
唤醒控制器	WUPT
蜂鸣器	BUZZER
独立看门狗定时器	IWDT
窗口看门狗定时器	WWDT
定时器	TMR
CRC 控制器	CRC
电源管理单元	PMU
DMA 控制器	DMA
模拟数字转换器	ADC
实时时钟	RTC
外部存储控制器	EMMC
控制器局域网络	CAN
I2C 接口	I2C
串行外设接口	SPI
通用异步收发器	UART
通用异步同步收发器	USART
闪存接口控制单元	FMC

10 版本历史

表格 61 文件版本历史

日期	版本	变更历史
2020.10.22	V1.0.	新建
2021.2.20	V1.1	(1) 修改 HXT-HSECLK LXT-LSECLK HIRC-HSICLK LIRC-LSICLK (2) 删除 051 小容量内容
2021.3.29	V1.2	修改“表格 45 I2C 接口特性”th (SDA) 数据
2021.6.4	V1.3	(1) 修改 LSECLK 为晶体谐振器产生的低速外部时钟 (2) 删除温度传感器模块 (3) 修改页眉封面封底及封装 logo
2021.6.30	V1.4	增加最大额定电流特性
2022.4.8	V 1.5	修改了外设功耗的单位
2022.6.22	V1.6	(1) 修改 Arm 商标 (2) 增加版权说明 (3) 修改产品命名规则图
2024.10	V1.7	(1) 修改触摸传感控制器内容 (2) 增加 flash 保存时间和擦写周期
2025.6	V1.8	增加上电/掉电特性
2025.8	V1.9	修改 ADC 内部通道数据

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，也不应被视为极海对第三方产品、服务或知识产权提供任何形式的保证，包括但不限于任何第三方知识产权的非侵权保证，除非极海在销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及/或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

极海产品并非设计、授权或担保适合用于军事、生命保障系统、污染控制或有害物质管理系统中的关键部件，亦非设计、授权或担保适合用于在产品失效或故障时可导致人员受伤、死亡、财产或环境损害的应用。

如果产品未标明“汽车级”，则表示不适用于汽车应用。如果用户对产品的应用超出极海提供的规格、应用领域、规范，极海不承担任何责任。

用户应该确保对产品的应用符合相应标准以及功能安全、信息安全、环境标准等要求。用户对极海产品的选择和使用负全部的责任。对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册及产品的任何第三方均不承担损害赔偿 responsibility，包括任何一般、特殊因使用或无法使用本手册及产

品而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失），这涵盖了可能导致的人身安全、财产或环境损害等情况，对于这些损害极海概不承担责任。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2025 珠海极海半导体有限公司 – 保留所有权利